

PLAN DOCENTE DE LA ASIGNATURA¹

Curso académico: 2022/2023

Identificación y características de la asignatura			
Código ²	501085	Créditos ECTS	6.0
Denominación (español)	Diseño Digital		
Denominación (inglés)	Digital Design		
Titulaciones ³	GRADO EN INGENIERÍA EN ELECTRÓNICA Y AUTOMÁTICA (RAMA INDUSTRIAL)		
Centro ⁴	Escuela de Ingenierías Industriales		
Semestre	7	Carácter	Optativas
Módulo	Optatividad		
Materia	Intensificación en Electrónica Industrial y Automática		
Profesor/es			
Nombre	Despacho	Correo-e	Página web
Moreno Zamora, José Antonio	D.1.9	josan@unex.es	http://digital.unex.es/~josan
Área de conocimiento	Tecnología Electrónica		
Departamento	Ingeniería Eléctrica, Electrónica y Automática		
Profesor coordinador ⁵ (si hay más de uno)			
Competencias⁶ (ver tabla en http://bit.ly/competenciasGrados)			

¹ En los casos de planes conjuntos, coordinados, intercentros, pceos, etc., debe recogerse la información de todos los títulos y todos los centros en una única ficha.

² Si hay más de un código para la misma asignatura, ponerlos todos.

³ Si la asignatura se imparte en más de una titulación, consignarlas todas, incluidos los PCEOs.

⁴ Si la asignatura se imparte en más de un centro, incluirlos todos

⁵ En el caso de asignaturas intercentro, debe rellenarse el nombre del responsable intercentro de cada asignatura

⁶ Deben ajustarse a lo recogido en la memoria verificada del título; en particular:

-En tabla de *competencias*: CG10 a CG12 no son elegibles en GITI; CG12 solo es elegible en GIMat; CT8 a CT10 no son elegibles en GITI; CETE1 a CETE8 son elegibles en GIMec; CETE1 a CETE10 son elegibles en GIE; CETE1 a CETE11 son elegibles en GIMat y GIEyA; CETE1 a CETE20 son elegibles en GITI.

-En *metodologías docentes* se muestran dos tablas, la primera es la que hay que elegir para los Grados: GIE, GIEyA, GIMec y GIMat; la segunda para GITI; en asignaturas comunes elíjase la primera. Eliminar la que no proceda.

Competencias Básicas	Marcar con una "X"	Competencias Generales	Marcar con una "X"	Competencias Transversales	Marcar con una "X"	Competencias Específicas FB	Marcar con una "X"	Competencias Específicas CRI	Marcar con una "X"	Competencias Específicas TE	Marcar con una "X"	Competencias Específicas TE y CETFG	Marcar con una "X"
CB1	X	CG1	X	CT1	X	CEFB1		CECRI1		CETE1		CETE11	
CB2	X	CG2	X	CT2	X	CEFB2		CECRI2		CETE2		CETE12	
CB3	X	CG3	X	CT3	X	CEFB3		CECRI3		CETE3	X	CETE13	
CB4	X	CG4	X	CT4	X	CEFB4		CECRI4		CETE4		CETE14	
CB5	X	CG5	X	CT5	X	CEFB5		CECRI5		CETE5		CETE15	
		CG6	X	CT6	X	CEFB6		CECRI6		CETE6	X	CETE16	
		CG7	X	CT7	X			CECRI7		CETE7		CETE17	
		CG8	X	CT8	X			CECRI8		CETE8		CETE18	
		CG9	X	CT9	X			CECRI9		CETE9		CETE19	
		CG10	X	CT10	X			CECRI10		CETE10		CETE20	
		CG11	X					CECRI11				CETFG	
								CECRI12					

Contenidos

Breve descripción del contenido⁶

Circuitos digitales de aplicación específica: PLD'S, FPGA'S, SC. Lenguajes de descripción hardware. Adquisición, tratamiento y procesado de datos. Co-diseño hardware-software.

Temario de la asignatura

Denominación del tema 0: **Presentación y evaluación inicial (1 hora)**

Contenidos del tema 0:

Presentación de la asignatura (0,5 horas)

Conocimientos previos (0,5 horas)

Denominación del tema 1: **Circuitos digitales (3 horas)**

Contenidos del tema 1:

Teoría y problemas (2 horas):

- 1.1. Introducción a los circuitos digitales integrados
- 1.2. Lógica CMOS. Lógica programable
- 1.3. Ciclo de diseño con los circuitos digitales integrados

Prácticas de laboratorio (1 hora):

- L1. Plataformas hardware de emulación y prototipado rápido

Denominación del tema 2: **Diseño lógico (15 horas)**

Contenidos del tema 2:

Teoría y problemas (10 horas):

- 2.1. Herramientas y entornos integrados de diseño digital
- 2.2. Metodologías de diseño ascendente y descendente
- 2.3. Síntesis e implementación de sistemas combinatoriales
- 2.4. Síntesis e implementación de sistemas secuenciales
- 2.5. Bancos de prueba para la simulación funcional y temporal
- 2.6. Gestión del diseño

Prácticas de laboratorio (5 horas):

- L2. Entorno de diseño con dispositivos lógicos programables
- L3. Diseño jerárquico y modular

Denominación del tema 3: **Procesamiento de datos (12 horas)**

Contenidos del tema 3:

Teoría y problemas (6 horas):
 3.1. Procesadores: Repertorios de instrucciones. Modos de direccionamiento. Diseño del camino de datos. Segmentación. Diseño de unidades de control. Técnicas de secuenciamiento.
 3.2. Aritmética avanzada: Sumadores rápidos. Multiplicadores. Aritmética de punto flotante.
 3.3. Memorias: ROM, RAM, estructuras LIFO y FIFO.
 Prácticas de laboratorio (6 horas):
 L4. Diseño de procesadores

Denominación del tema 4: **Entrada y salida (11 horas)**
 Contenidos del tema 4:
 Teoría y problemas (5 horas):
 4.1. Control de periféricos: Controladores gráficos. Controladores de memoria externa. 4.2. Comunicaciones: Transmisión de datos. Detección y corrección de errores. Protocolos.
 Prácticas de laboratorio (6 horas):
 L5. Controladores de video
 L6. Comunicaciones serie

Actividades formativas⁷

Horas de trabajo del estudiante por tema		Horas Gran grupo	Actividades prácticas				Actividad de seguimiento	No presencial
Tema	Total	GG	PCH	LAB	ORD	SEM	TP	EP
0	1,5	1						0,5
1	8	2		1				5
2	35	10		5				20
3	32,5	6		5			1,5	20
4	30	5		5				20
5	31	4		3,5			1,5	22
Evaluación⁸	12	2						10
Prueba Final	12	2						10
TOTAL	150	30		19,5			3	97,5

GG: Grupo Grande (100 estudiantes).
 PCH: prácticas clínicas hospitalarias (7 estudiantes)
 LAB: prácticas laboratorio o campo (15 estudiantes)
 ORD: prácticas sala ordenador o laboratorio de idiomas (30 estudiantes)
 SEM: clases problemas o seminarios o casos prácticos (40 estudiantes).
 TP: Tutorías Programadas (seguimiento docente, tipo tutorías ECTS).
 EP: Estudio personal, trabajos individuales o en grupo, y lectura de bibliografía.

Metodologías docentes⁶

⁷ Esta tabla debe coincidir exactamente con lo establecido en la ficha 12c de la asignatura.

⁸ Indicar el número total de horas de evaluación de esta asignatura.

De entre las metodologías docentes incluidas en el plan de estudios del título, en la presente asignatura se utilizan las siguientes:

Metodologías docentes	Se indican con una "X" las utilizadas
1. Explicación y discusión de los contenidos teóricos.	X
2. Resolución, análisis y discusión de ejemplos de apoyo o de problemas previamente propuestos.	X
3. Exposición de trabajos previamente encargados a los estudiantes.	X
4. Desarrollo en laboratorio, aula de informática, campo, etc., de casos prácticos.	X
5. Resolución de dudas puntuales en grupos reducidos, para detectar posibles problemas del proceso enseñanza-aprendizaje y guía en los trabajos, prácticas y estudio del estudiante.	X
6. Búsqueda de información previa al desarrollo del tema o complementaria una vez que se han realizado actividades sobre el mismo.	X
7. Elaboración de trabajos, individualmente o en grupos.	X
8. Estudio de cada tema, que puede consistir en: estudios de contenidos, preparación de problemas o casos, preparación del examen, etc.	X
9. Visitas técnicas a instalaciones	

Resultados de aprendizaje⁶

Estudiar y aplicar un ciclo de diseño de sistemas digitales con circuitos integrados de aplicación específica, programables, y basados en celdas, sin olvidar los aspectos tecnológicos de los mismos.

Utilización de herramientas, basadas en lenguajes de descripción hardware, para el diseño, simulación y verificación de sistemas digitales.

Sistemas de evaluación⁶

Criterios de evaluación:

En las clases de **grupo grande** se llevarán a cabo lecciones y discusiones teóricas y resolución de problemas y supuestos teórico-prácticos.

En las prácticas de **laboratorio** se realizarán prácticas de prototipado y test de circuitos electrónicos, que se apoyarán en diseño asistido por ordenador. Las clases prácticas conllevan un trabajo no presencial previo a la celebración de las sesiones, para la familiarización del alumno con los contenidos a tratar, así como un trabajo no presencial posterior a cada sesión, para la elaboración y síntesis de conclusiones a partir de los resultados obtenidos.

El **proyecto** práctico constará de una parte presencial en el laboratorio y de una parte de trabajo no presencial, en la cual el alumno realizará una preparación previa, a partir de los recursos proporcionados, finalizará el proyecto y presentará el prototipo y los resultados obtenidos.

Se evaluará la asignatura de acuerdo a los siguiente criterios:

CE1. Dominio de los contenidos teóricos de la asignatura.

Relacionado con las competencias CB1, CB5, CG3, CT1, CETE3, CETE6.

CE2. Conocimiento de los procedimientos prácticos relacionados con la materia.

Relacionado con las competencias CB2, CB5, CG4, CT2, CETE3, CETE6.

CE3. Capacidad para aplicar los conocimientos adquiridos en la resolución de cuestiones de tipo práctico.

Relacionado con las competencias CB3, CB5, CT4, CETE3, CETE6.
 CE4. Dominio de herramientas informáticas y de laboratorio relacionadas con la materia.
 Relacionado con las competencias CB5, CT5, CETE3, CETE6.
 CE5. Capacidad para comunicar y transmitir los conocimientos en un lenguaje técnico apropiado, oral y escrito, dentro del campo de la tecnología electrónica.
 Relacionado con las competencias CB4, CB5, CT3, CT7, CETE3, CETE6.
 CE6. Adquisición de destrezas relacionadas con la realización de un proyecto basado en un caso real.
 Relacionado con las competencias CB2, CB5, CG1, CG2, CG4-CG11, CT6, CT8-CT10

Actividades de evaluación:

De entre las actividades de evaluación incluidas en el plan de estudios del título, en la presente asignatura se utilizan las siguientes:

	Rango establecido	Convocatoria ordinaria	Convocatoria extraordinaria	Evaluación global
1. Examen final teórico/práctico y/o exámenes parciales acumulativos y/o eliminatorios.	0%-80%	30%	30%	50%
2. Aprovechamiento de actividades prácticas realizadas en: aula, laboratorio, sala de ordenadores, campo, visitas, etc.	0%-50%	30%	30%	
3. Resolución y entrega de actividades (casos, problemas, informes, trabajos, proyectos, etc.), individualmente y/o en grupo (GG, SL, ECTS).	0%-50%	30%	30%	50%
4. Participación activa en clase.	0%-10%	5%	5%	
5. Asistencia a las actividades presenciales.	0%-10%	5%	5%	

Descripción de las actividades de evaluación:

Para la **evaluación continua** de la asignatura se realizarán a lo largo del curso las siguientes actividades:

AE1. PRUEBA ESCRITA

Se realizará en el periodo destinado para exámenes, teniendo una aportación a la nota final del 30%. Para aprobar la asignatura será necesario obtener una calificación de al menos un 4 en esta actividad de evaluación. Esta actividad es RECUPERABLE en la convocatoria extraordinaria.

AE2. PRÁCTICAS DE LABORATORIO

La asistencia y participación en las prácticas de laboratorio, ordenadores y seminarios será valorada con un 30% de la calificación final. La asistencia a dichas sesiones es obligatoria. Esta actividad está considerada como NO RECUPERABLE, es decir, no podrá ser realizada en la convocatoria extraordinaria. No obstante, la calificación obtenida en la convocatoria ordinaria será sumada, si es el caso, a la nota final de la convocatoria extraordinaria.

AE3. RESOLUCIÓN DE CASOS PRÁCTICOS

Se propondrán una serie de casos prácticos por cada uno de los bloques temáticos, siendo la aportación total de esta actividad un 30% de la calificación final. Esta actividad es RECUPERABLE en la convocatoria extraordinaria mediante la realización de un examen de prácticas donde será necesario obtener una calificación de al menos un 6 para aprobar la asignatura.

AE4. PARTICIPACIÓN ACTIVA EN CLASE

La participación en clase será valorada con un 5% de la calificación final. Esta actividad está considerada como NO RECUPERABLE, es decir, no podrá ser realizada en la convocatoria extraordinaria. No obstante, la calificación obtenida en la convocatoria ordinaria será sumada, si es el caso, a la nota final de la convocatoria extraordinaria.

AE5. ASISTENCIA A LAS ACTIVIDADES PRESENCIALES

La asistencia a clase será valorada con un 5% de la calificación final. Esta actividad está considerada como NO RECUPERABLE, es decir, no podrá ser realizada en la convocatoria extraordinaria. No obstante, la calificación obtenida en la convocatoria ordinaria será sumada,

si es el caso, a la nota final de la convocatoria extraordinaria.

La **evaluación global** tendrá lugar el mismo día asignado al examen final de cada convocatoria por la Subdirección de Ordenación Académica de la E.II.II, y se calificará de acuerdo a la tabla de actividades, mediante un examen teórico/práctico que incluye las siguientes partes:

EG1. PARTE ESCRITA

Prueba escrita con cuestiones teórico/prácticas y/o problemas, con un peso del 50% en la calificación global y una calificación mínima de 5. Esta actividad es RECUPERABLE en la convocatoria extraordinaria.

EG2. PARTE PRÁCTICA:

Resolución de un caso práctico en laboratorio con las herramientas de diseño y prototipado utilizadas en la asignatura, cuya aportación a la nota del examen global es de un 50% y una calificación mínima de 6. Esta actividad es RECUPERABLE en la convocatoria extraordinaria.

El **cálculo de la nota final** en cualquiera de las modalidades se realizará de acuerdo a la ponderación indicada y nota mínima de cada actividad; en caso de no superar la **nota mínima** fijada para una determinada actividad, no se aplicará la media ponderada y la calificación final obtenida en dicha convocatoria será como máximo de 3 puntos.

Bibliografía (básica y complementaria)

Bibliografía Básica:

- Patterson, D.A., Hennessy, J.L., *Estructura y Diseño de Computadores*, 4ª ed., Reverté, 2011.
- Crockett, L.H., Elliot, R.A., Enderwitz, M.A., Stewart, R.W., *The Zynq Book: Embedded Processing with the ARM® Cortex®-A9 on the Xilinx® Zynq®-7000 All Programmable SoC*, <http://www.zynqbook.com>, 2014.
- IEEE Standards, *IEEE Standard Verilog® Hardware Description Language. IEEE Std P1364.1-2005*, IEEE, 2006.

Bibliografía complementaria

- Patterson, D.A., Hennessy, J.L., *Computer Organization and Design ARM Edition*, ISBN: 978-0-12-801733-3, Elsevier Science & Technology, 2016.
https://textbooks.elsevier.com/web/product_details.aspx?isbn=9780128017333
- Patterson, D.A., Hennessy, J.L., *Computer Organization and Design RISC-V Edition*, ISBN: 978-0-12-812275-4, Elsevier Science & Technology, 2017.
https://textbooks.elsevier.com/web/product_details.aspx?isbn=9780128122754
- Smith, M.J.S., *Application Specific Integrated Circuits*, Addison-Wesley, 1997.
<http://www10.edacafe.com/book/ASIC/ASICs.php>
- B. Parhami, *Computer Arithmetic: Algorithms and Hardware Designs*, ISBN 978-0-19-532848-6, 2nd edition, Oxford University Press, New York, 2010.
http://www.ece.ucsb.edu/~parhami/text_comp_arit.htm
- Steve Kilts, *Advanced FPGA Design: Architecture, Implementation, and Optimization*, ISBN: 978-0-470-12788-9, Wiley-IEEE Press, 2008.
- Rabaey, J.M., Chandrakasan, A.P. and Nikolic, B., *Digital Integrated Circuits: A Design Perspective*, 2nd ed., Prentice Hall Electronics and VLSI Series, Upper Saddle River, NJ: Pearson Education, 2003.

- Wakerly, J.F., *Diseño Digital, Principios y Prácticas*, 3ª ed., Prentice Hall, 2006.

Otros recursos y materiales docentes complementarios

- Campus virtual de la Universidad de Extremadura:
<https://campusvirtual.unex.es/zonauex/avux/course/view.php?id=14949>