

## PLAN DOCENTE DE LA ASIGNATURA<sup>1</sup>

Curso académico: 2022/2023

Identificación y características de la asignatura													
Código <sup>2</sup>	501101	Créditos ECTS	6										
Denominación (español)	ELECTRÓNICA DIGITAL												
Denominación (inglés)	DIGITAL ELECTRONICS												
Titulaciones <sup>3</sup>	GIEyA (RAMA INDUSTRIAL), GIM (RAMA INDUSTRIAL)												
Centro <sup>4</sup>	ESCUELA DE INGENIERÍA. INDUSTRIALES												
Semestre	5/7	Carácter	OBLIGATORIO/OPTATIVO										
Módulo	TECNOLOGÍA ESPECÍFICA ELECTRÓNICA												
Materia	ELECTRÓNICA												
Profesor/es													
Nombre	Despacho	Correo-e	Página web										
J. V. Valverde Sánchez	D.1.5	valsan@unex.es											
Área de conocimiento	TECNOLOGÍA ELECTRONICA												
Departamento	ING. ELÉCTRICA, ELECTRÓNICA Y AUTOMÁTICA												
Profesor coordinador <sup>5</sup> (si hay más de uno)													
Competencias <sup>6</sup> (ver tabla en <a href="http://bit.ly/competenciasGrados">http://bit.ly/competenciasGrados</a> )													
<b>Competencias Básicas</b>	<b>Marcar con una "X"</b>	<b>Competencias Generales</b>	<b>Marcar con una "X"</b>	<b>Competencias Transversales</b>	<b>Marcar con una "X"</b>	<b>Competencias Específicas FB</b>	<b>Marcar con una "X"</b>	<b>Competencias Específicas CRI</b>	<b>Marcar con una "X"</b>	<b>Competencias Específicas TE</b>	<b>Marcar con una "X"</b>	<b>Competencias Específicas TE y CETFG</b>	<b>Marcar con una "X"</b>
CB1		CG1	X	CT1	X	CEFB1		CECRI1		CETE1		CETE11	
CB2		CG2	X	CT2	X	CEFB2		CECRI2		CETE2		CETE12	
CB3		CG3	X	CT3	XZ	CEFB3		CECRI3		CETE3	X	CETE13	
CB4		CG4	X	CT4	X	CEFB4		CECRI4		CETE4		CETE14	
CB5		CG5	X	CT5	X	CEFB5		CECRI5		CETE5		CETE15	
		CG6	X	CT6	X	CEFB6		CECRI6		CETE6	X	CETE16	
		CG7	X	CT7	X			CECRI7		CETE7		CETE17	
		CG8	X	CT8	X			CECRI8		CETE8		CETE18	
		CG9	X	CT9	X			CECRI9		CETE9		CETE19	
		CG10	X	CT10	X			CECRI10		CETE10		CETE20	
		CG11	X					CECRI11				CETFG	
								CECRI12					

<sup>1</sup> En los casos de planes conjuntos, coordinados, intercentros, pceos, etc., debe recogerse la información de todos los títulos y todos los centros en una única ficha.

<sup>2</sup> Si hay más de un código para la misma asignatura, ponerlos todos.

<sup>3</sup> Si la asignatura se imparte en más de una titulación, consignarlas todas, incluidos los PCEOs.

<sup>4</sup> Si la asignatura se imparte en más de un centro, incluirlos todos

<sup>5</sup> En el caso de asignaturas intercentro, debe rellenarse el nombre del responsable intercentro de cada asignatura

<sup>6</sup> Deben ajustarse en todo a lo recogido en la memoria verificada del título. En particular:

-En tabla de *competencias*: CG10 y CG11 no son elegibles en GITI; CT8 a CT10 no son elegibles en GITI; CETE1 a CETE10 son elegibles en GIE; CETE1 a CETE11 son elegibles en GIEyA; CETE1 a CETE8 son elegibles en GIMec; CETE1 a CETE20 son elegibles en GITI.

-En *metodologías docentes* se muestran dos tablas, la primera es la que hay que elegir para los Grados: GIE, GIEyA y GIMec; la segunda para GITI; en asignaturas comunes, elijase la primera. Eliminar la que no proceda.

XContenidos
Breve descripción del contenido <sup>6</sup>
<b>Estudio de los sistemas lógicos, circuitos combinacionales, secuenciales, aritmética binaria, introducción a los sistemas de microprocesador.</b>
Temario de la asignatura
<b>0. INTRODUCCION A LA ASIGNATURA (1T+4.5P)</b>
0.1 VISIÓN GENERAL 0.2 INTRODUCCIÓN AL LENGUAJE VERILOG HDL 0.3 INTRODUCCIÓN AL MANEJO DE LAS HERRAMIENTAS DE SIMULACIÓN PRÁCTICA: MANEJO DE LAS HERRAMIENTAS Y DISEÑO DE CIRCUITOS BASICOS
<b>1. ARITMETICA BINARIA (3T+4.5P)</b>
1.1 OPERACIONES EN BINARIO <ul style="list-style-type: none"> <li>1.1.1 SUMA BINARIA</li> <li>1.1.2 RESTA BINARIA</li> <li>1.1.3 MULTIPLICACION BINARIA</li> <li>1.1.4 UNIDADES ARITMETICO-LOGICAS</li> </ul> 1.2 OPERACIONES EN CODIGOS BCD <ul style="list-style-type: none"> <li>1.2.1 SUMA Y RESTA EN BCD</li> <li>1.2.3 SUMA Y RESTA EN BCD-EXCESO3</li> </ul> 1.3 DISEÑO EN VERILOG DE CIRCUITOS ARITMETICOS  PRÁCTICA: CONSTRUCCIÓN DE UNA ALU
<b>2. DISEÑO ASÍNCRONO (3T)</b>
2.1 CIRCUITOS DE REALIMENTACION DIRECTA 2.2 ANÁLISIS DE LOS CIRCUITOS ASÍNCRONOS 2.3 DISEÑO DE CIRCUITOS ASÍNCRONOS 2.4 BIESTABLES ASINCRONOS 2.5 DISEÑO DE CIRCUITOS ASÍNCRONOS MEDIANTE BIESTABLES 2.6 DISEÑO EN VERILOG DE CIRCUITOS SECUENCIALES
<b>3. DISEÑO SINCRONO (4T + 4,5P)</b>
3.1 BIESTABLES SÍNCRONOS <ul style="list-style-type: none"> <li>3.1.1 ACTIVOS POR NIVELES</li> <li>3.1.2 ACTIVOS POR CAMBIO DE NIVEL</li> <li>3.1.3 AACTIVOS POR FLANCO</li> </ul> 3.2 REGISTROS DE ENTRADA/SALIDA PARALELO 3.3 CONTADORES 3.4 REGISTROS DE DESPLAZAMIENTO 3.5 APLICACIONES DE LOS CIRCUITOS SECUENCIALES DE APLICACIÓN GENERAL 3.6 DISEÑO EN VERILOG DE MODULOS SECUENCIALES  PRÁCTICA:DISEÑO DE REGISTROS Y CIRCUITOS SECUENCIALES BASICOS

#### **4. MEMORIAS (3T)**

- 4.1 CLASIFICACION DE LAS MEMORIAS
- 4.2 MEMORIAS DE ACCESO ALEATORIO
  - 4.2.1 MEMORIAS ROM
  - 4.2.2 MEMORIAS RAM
    - 4.2.2.1. RAM ESTATICAS
    - 4.2.2.2 RAM DINAMICAS
  - 4.2.3 MEMORIAS DE LECTURA PREFERENTE
- 4.3 MEMORIAS DE ACCESO SECUENCIAL
  - 4.3.1. MEMORIAS FIFO
  - 4.3.2 MEMORIAS LIFO
- 4.4 OTROS TIPOS DE MEMORIAS
- 4.5 AMPLIACION DE MEMORIAS
- 4.6 APLICACIÓN DE LAS MEMORIAS
- 4.7 DISEÑO EN VERILOG DE CIRCUITOS DE MEMORIA

#### **5. DISPOSITIVOS LÓGICOS PROGRAMABLES (6T + 3P)**

- 5.1 INTRODUCCION
  - 5.2 PLD's
    - 5.2.1 CARACTERÍSTICAS
    - 5.2.2 ESTRUCTURAS
  - 5.3 CPLD's
    - 5.3.1 CARACTERÍSTICAS
    - 5.3.2 PROGRAMABILIDAD
  - 5.4 FPGA's
    - CARACTERÍSTICAS GENERALES
    - 5.4.1 ESTRUCTURAS
    - 5.4.2 CONECTIVIDAD
    - 5.4.3 PROGRAMACIÓN
  - 5.5 CIRCUITOS COMERCIALES
  - 5.6 IMPLEMENTACIÓN EN VERILOG DE SISTEMAS PARAMÉTRICOS
- PRÁCTICA: CICLO DE DISEÑO DE UN SISTEMA COMPLEJO

#### **6. INTRODUCCIÓN A LOS MICROPROCESADORES (5T + 6P)**

- 6.1 INTORUDUCCION
- 6.2 EL MICORPORPCESADOR Y EL COMPUTADOR
- 6.3 ESTRUCTURAS DE MICROPROCESADORES
  - 6.3.1 ESTRUCTURA VON NEWMAN
  - 6.3.2 ESTRUCTURA HARVARD
  - 6.3.3 OTROS TIPOS
- 6.4. REPERTORIO DE INSTRUCCIONES Y DIRECCIONAMIENTO
  - 6.4.1 TIPO RISC
  - 6.4.2 TIPO CISC
- 6.5 LA UNIDAD CENTRAL DE PROCESO
- 6.6 LA MEMORIA
- 6.7 PUERTOS DE ENTRADA SALIDA

6.8 INTERRUPCIONES

6.9 PERIFERICOS

6.10 MICROCONTROLADORES

PRÁCTICA: SIMULACIÓN Y DISEÑO DE UN SISTEMA CON MICROPROCESADOR

**Actividades formativas<sup>7</sup>**

Horas de trabajo del estudiante por tema		Horas Gran grupo	Actividades prácticas				Actividad de seguimiento	No presencial
Tema	Total	GG	PCH	LAB	ORD	SEM	TP	EP
0	11	1		4,5				5,5
1	15,5	3		4,5				8
2	12	3						9
3	24,5	4		4,5				16
<b>Evaluación parcial<sup>8</sup></b>	7	1						6
4	7,5	3					1,5	3
5	13	6		3				4
6	26,5	5		6			1,5	14
<b>Evaluación parcial</b>	7	1						6
Prueba Final	26	3						23
<b>TOTAL</b>	150	30		22,5			3	94,5

<sup>7</sup> Esta tabla debe coincidir exactamente con lo establecido en la ficha 12c de la asignatura.

<sup>8</sup> Indicar el número total de horas de evaluación de esta asignatura.

### Metodologías docentes<sup>6</sup>

De entre las metodologías docentes incluidas en el plan de estudios del título, en la presente asignatura se utilizan las siguientes:

Metodologías docentes	Se indican con una "X" las utilizadas
1. Explicación y discusión de los contenidos teóricos.	X
2. Resolución, análisis y discusión de ejemplos de apoyo o de problemas previamente propuestos.	X
3. Exposición de trabajos previamente encargados a los estudiantes.	X
4. Desarrollo en laboratorio, aula de informática, campo, etc., de casos prácticos.	X
5. Resolución de dudas puntuales en grupos reducidos, para detectar posibles problemas del proceso enseñanza-aprendizaje y guía en los trabajos, prácticas y estudio del estudiante.	X
6. Búsqueda de información previa al desarrollo del tema o complementaria una vez que se han realizado actividades sobre el mismo.	
7. Elaboración de trabajos, individualmente o en grupos.	X
8. Estudio de cada tema, que puede consistir en: estudios de contenidos, preparación de problemas o casos, preparación del examen, etc.	X
9. Visitas técnicas a instalaciones	

### Resultados de aprendizaje<sup>6</sup>

Comprender el diseño y la estructura de sistemas digitales complejos, interrelacionados con otras disciplinas, especialmente la informática y la automática.

Entender y comprender las diferentes formas de representación de cantidades en binario.

Entender y comprender los sistemas secuenciales asíncronos y síncronos.

Entender y comprender los sistemas digitales de aplicación general como memorias y DLP's.

Entender y comprender los sistemas de microprocesador, sus aplicaciones e interconexión con otros dispositivos.

### Sistemas de evaluación<sup>6</sup>

#### Criterios de evaluación

CR1.-Entender las características funcionales y constructivas de la Electrónica Digital, haciendo hincapié en lo referente al diseño de sistemas digitales.

CR2.- Conocer y manejar instrumentación de electrónica básica, software de diseño, lenguajes de descripción hardware y simulación de sistemas electrónicos digitales.

CR3.- Planteamiento y resolución de problemas sobre diseño de sistemas combinacionales, asíncronos, síncronos y programables

### **Actividades de evaluación**

De entre las actividades de evaluación incluidas en el plan de estudios del título, en la presente asignatura se utilizan las siguientes:

	<b>Rango establecido</b>	<b>Convocatoria ordinaria</b>	<b>Convocatoria extraordinaria</b>	<b>Evaluación global</b>
1. Examen final teórico/práctico y/o exámenes parciales acumulativos y/o eliminatorios.	0%-80%	60	60	75
2. Aprovechamiento de actividades prácticas realizadas en: aula, laboratorio, sala de ordenadores, campo, visitas, etc.	0%-50%	20	20	
3. Resolución y entrega de actividades (casos, problemas, informes, trabajos, proyectos, etc.), individualmente y/o en grupo (GG, SL, ECTS).	0%-50%	20	20	25
4. Participación activa en clase.	0%-10%			
5. Asistencia a las actividades presenciales.	0%-10%			

### **Descripción de las actividades de evaluación**

#### Exámenes finales/parciales

Se realizarán a lo largo del curso varias pruebas, eliminatorias de materia, siempre y cuando el alumno supere con un mínimo de 5 puntos sobre 10 la prueba. De haber partes teóricas y problemas, la primera contará el 30% de la nota final, debiéndose obtener, al menos 4 puntos en cada parte para poder realizar media. Cada una de estas partes computará en la calificación total según la carga de materia de cada prueba.

El examen final teórico práctico será de la materia completa o de las partes que no tenga aprobadas, a elección del alumno, con las mismas proporciones del 70-30 que en los parciales. Para poder hacer media con el resto de las actividades de evaluación se deberá haber obtenido una nota de al menos 4 puntos sobre 10 en el examen teórico-práctico.

El examen será del tipo "recuperable".

#### Prácticas de laboratorio.

De cada una de las partes, de la asignatura, el alumno realizará prácticas, indicadas en el programa, en las que se incluirá: diseño, montaje y evaluación de resultados. De cada práctica el alumno deberá, escribir una memoria, que entregará, antes del examen final ordinario. Tendrán un peso de hasta el 20% de la nota final. Para poder aprobar la asignatura será necesario completar todas las prácticas y aprobarlas o en su caso superar el examen de prácticas.

Así mismo se realizará, de forma oral obligatoriamente, una exposición/defensa de la práctica final, con una duración aproximada de 10 minutos, en la que justificará las opciones y soluciones tomadas para la resolución de la práctica, el peso de esta presentación podrá llegar al 20% de la nota final

En el caso de que un alumno no haya realizado las prácticas completamente, podrá presentarse al examen final, con las mismas características que los alumnos que opten

por la Evaluación global, para ello será necesario que lo solicite al Profesor con al menos 15 días de antelación.

Las prácticas, junto con la entrega de trabajos, informes, etc. ... serán del tipo "no recuperable".

En caso de que, por alguna de las circunstancias anteriores, no se pudiera realizar media, la nota resultante será como máximo 4.

### **Evaluación Global**

La evaluación global tendrá lugar el mismo día asignado al examen final de cada convocatoria por la Subdirección de Ordenación Académica de la E.II.II. Constará de las siguientes pruebas, que el alumno deberá superarlas, cada una de ellas, con una nota mínima de 5 sobre 10:

Examen final teórico y de problemas. Del contenido completo de la asignatura, con un peso de 30% en la parte de teoría y 70% en la de problemas, para aprobar el examen habrá que aprobar cada uno de los apartados. (75% DEL TOTAL DE LA NOTA)

Examen final de prácticas. Se llevará a cabo en el laboratorio, se deberá realizar un diseño en Verilog, la prueba de éste y la comprobación de su funcionamiento, para aprobar el examen será necesario que el diseño cumpla las especificaciones. (25% DEL TOTAL DE LA NOTA)

En caso de que, por alguna de las circunstancias anteriores, no se pudiera realizar media, la nota resultante será como máximo 4.

## **Bibliografía (básica y complementaria)**

### **Bibliografía básica**

Fundamentos de Sistemas Digitales 7ª Edición  
Thomas Floyd  
Prentice Hall

Problemas de Circuitos y Sistemas Digitales  
Carmen Baena y otros  
Mc Graw Hill

Sistemas Electrónicos Digitales 9ª Edición  
Enrique Mandado  
Marcombo

### **Bibliografía complementaria**

Asynchronous Circuit Desing  
Chris J. Myers  
Wiley

Temporización en Circuitos Integrados Digitales CMOS  
A. J. Acosta y otros  
Marcombo

Diseño de Circuitos Integrados de aplicación específica  
Jean Pierre Deschamps  
Paraninfo

Fundamentos de Diseño Lógico 5ª Edición  
Charles H. Roth  
Thomson

Fundamento de los microprocesadores  
Roger L. Tokheim  
Mc Graw Hill

### **Otra Bibliografía**

Apuntes de la asignatura  
Campus virtual

Documentación de los fabricantes disponible en la web:  
[www.xilinx.com](http://www.xilinx.com)  
[www.altera.com](http://www.altera.com)  
[www.atmel.com](http://www.atmel.com)

### **Otros recursos y materiales docentes complementarios**

Plataforma dglab desarrollada por el área de Electrónica Digital del Departamento de Ingeniería Eléctrica Electrónica y Automática.  
Laboratorio Virtual dglab  
Página de la materia Electrónica Digital