

PLAN DOCENTE DE LA ASIGNATURA¹

Curso académico: 2022/2023

Identificación y características de la asignatura													
Código ²	401507		Créditos ECTS				6.0						
Denominación (español)	Sistemas Lógicos												
Denominación (inglés)	Logic Systems												
Titulaciones ³	Máster Universitario en Ingeniería Industrial												
Centro ⁴	Escuela de Ingenierías Industriales												
Semestre	3	Carácter	Optativas										
Módulo	Optatividad												
Materia	MECATRÓNICA												
Profesor/es													
Nombre	Despacho	Correo-e				Página web							
Moreno Zamora, José Antonio	D.1.9	josan@unex.es				http://digital.unex.es/~josan							
Jaramillo Morán, Miguel Ángel	D.1.11	miguel@unex.es				http://campusvirtual.unex.es							
Área de conocimiento	Tecnología Electrónica												
Departamento	Ingeniería Eléctrica, Electrónica y Automática												
Profesor coordinador ⁵ (si hay más de uno)	Moreno Zamora, José Antonio												
Competencias ⁶ (ver tabla en http://bit.ly/competenciasMUII)													
Competencias Básicas	Marcar con una "X"	Competencias Generales	Marcar con una "X"	Competencias Transversales	Marcar con una "X"	Competencias EFM (I)	Marcar con una "X"	Competencias ET (II)	Marcar con una "X"	Competencias EG (III)	Marcar con una "X"	Competencias EI (IV)	Marcar con una "X"
CB6	X	CG1	X	CT1	X	CEFM1		CET1		CEG1		CEI1	
CB7	X	CG2	X	CT2	X			CET2		CEG2		CEI2	
CB8	X	CG3	X	CT3	X			CET3		CEG3		CEI3	
CB9	X	CG4	X	CT4	X			CET4		CEG4		CEI4	
CB10	X	CG5	X	CT5	X			CET5		CEG5		CEI5	
		CG6		CT6	X			CET6		CEG6		CEI6	
		CG7		CT7	X			CET7		CEG7		CEI7	
		CG8	X	CT8	X			CET8		CEG8			
		CG9	X	CT9	X								
				CT10	X								
				CT11	X								

¹ En los casos de planes conjuntos, coordinados, intercentros, pceos, etc., debe recogerse la información de todos los títulos y todos los centros en una única ficha.

² Si hay más de un código para la misma asignatura, ponerlos todos.

³ Si la asignatura se imparte en más de una titulación, consignarlas todas, incluidos los PCEOs.

⁴ Si la asignatura se imparte en más de un centro, incluirlos todos

⁵ En el caso de asignaturas intercentro, debe rellenarse el nombre del responsable intercentro de cada asignatura

⁶ Deben ajustarse a lo recogido en la memoria verificada del título.

CT12	X
CT13	X

CET: Competencias específicas de tecnologías industriales
 CEG: Competencias específicas de gestión
 CEI: Competencias específicas de instalaciones, plantas y construcciones complementarias
 CEFM: Competencias específicas de fin de máster

Competencias EM1	Marcar con una "X"	Competencias E M2	Marcar con una "X"	Competencias E M3	Marcar con una "X"	Competencias EM4	Marcar con una "X"	Competencias EM5	Marcar con una "X"	Competencias EM6	Marcar con una "X"
CEM1.1		CEM2.1		CEM3.1		CEM4.1		CEM5.1		CEM6.1	
CEM1.2		CEM2.2		CEM3.2		CEM4.2		CEM5.2		CEM6.2	
CEM1.3		CEM2.3		CEM3.3		CEM4.3		CEM5.3		CEM6.3	
CEM1.4		CEM2.4		CEM3.4		CEM4.4		CEM5.4		CEM6.4	
CEM1.5		CEM2.5		CEM3.5		CEM4.5		CEM5.5		CEM6.5	
		CEM2.6		CEM3.6				CEM5.6		CEM6.6	
								CEM5.7	X		
								CEM5.8	X		

CEM1: Competencias de especialidad: tecnologías de producción
 CEM2: Competencias de especialidad: organización industrial
 CEM3: Competencias de especialidad: energías renovables y eficiencia energética
 CEM4: Competencias de especialidad: redes eléctricas inteligentes
 CEM5: Competencias de especialidad: mecatrónica
 CEM6: Competencias de especialidad: gestión integral de proyectos de innovación

Contenidos

Breve descripción del contenido⁶

Dispositivos lógicos programables. Arquitecturas de procesamiento digital de señal. Prototipado rápido de sistemas mecatrónicos. Sistemas inteligentes.

Temario de la asignatura

Denominación del tema 1: Dispositivos lógicos programables
 Contenidos del tema 1 (16 horas):

Teoría y problemas (8 horas):

- 1.1. Arquitectura de dispositivos lógicos programables
- 1.2. Metodología de diseño con HDLs
- 1.3. Codiseño Hardware/Software

Actividades prácticas del tema 1 (8 horas):

- L1. Diseño SoC de sistemas mecatrónicos; laboratorio, 8h.

Denominación del tema 2: Arquitecturas de procesamiento digital de señal
 Contenidos del tema 2 (13 horas):

Teoría y problemas (6 horas):

- 2.1. Procesadores digitales de señal
- 2.2. Modelado de sistemas DSP
- 2.2. Aplicaciones DSP en sistemas mecatrónicos

Actividades prácticas del tema 2 (7 horas):

- L2. Diseño DSP de sistemas mecatrónicos; laboratorio, 7h.

Denominación del tema 3: Conjuntos Borrosos
 Contenidos del tema 3: (10 horas)

Teoría y problemas: (5 horas)
 3.1. Teoría de los Conjuntos Borrosos
 3.2. Introducción a la Lógica Borrosa
 3.3. Sistemas de Lógica Borrosa

Actividades prácticas del tema 3 (5 horas):
 Programación de un sistema borroso para resolver un caso práctico; ordenador, 5h.

Denominación del tema 4: Redes Neuronales
 Contenidos del tema 5: (10 horas)

Teoría y problemas: (5 horas)
 4.1. Fundamentos de las Redes Neuronales
 4.2. El Perceptron multicapa
 4.3. Backpropagation
 4.4. Redes de Funciones de Base Radial (RBF)
 4.5. Redes SOM
 4.6. Redes Recurrentes

Actividades prácticas del tema 4 (5 horas):
 Programación de una Red Neuronal para resolver un caso práctico; ordenador, 5h.

Denominación del tema 5: Algoritmos Genéticos
 Contenidos del tema 5: (9 horas)

Teoría y problemas: (4 horas)
 5.1. Análisis teórico de los AGs.
 5.2. Extensiones y mejoras del AG básico.
 5.3. Codificaciones no binarias y AG híbridos.

Actividades prácticas del tema 5 (5 horas):
 Programación de un algoritmo genético para resolver un caso práctico; ordenador, 5h.

Actividades formativas⁷

Horas de trabajo del alumno por tema		Horas Gran grupo	Actividades prácticas				Actividad de seguimiento	No presencial
Tema	Total		PCH	LAB	ORD	SEM		
1	31	8		8				15
2	28	6		7				15
3	25	5			5			15
4	25	5			5			15
5	24	4			5			15
Evaluación⁸	17	2						15
Prueba Final	17	2						15
TOTAL	150	30		15	15			90

GG: Grupo Grande (100 estudiantes).
 PCH: prácticas clínicas hospitalarias (7 estudiantes)
 LAB: prácticas laboratorio o campo (15 estudiantes)
 ORD: prácticas sala ordenador o laboratorio de idiomas (30 estudiantes)

⁷ Esta tabla debe coincidir exactamente con lo establecido en la ficha 12c de la asignatura.
⁸ Indicar el número total de horas de evaluación de esta asignatura.

SEM: clases problemas o seminarios o casos prácticos (40 estudiantes).
 TP: Tutorías Programadas (seguimiento docente, tipo tutorías ECTS).
 EP: Estudio personal, trabajos individuales o en grupo, y lectura de bibliografía.

Metodologías docentes⁶

De entre las metodologías docentes incluidas en el plan de estudios del título, en la presente asignatura se utilizan las siguientes:

Metodologías docentes	Se indican con una "X" las utilizadas
1. Clase magistral. Exposición de contenidos por parte del profesor.	X
2. Sesiones de trabajo utilizando metodología del caso.	X
3. Sesiones de trabajo en el aula para la resolución de ejercicios.	X
4. Desarrollo de prácticas en espacios con equipamiento especializado (laboratorios, aulas de informática, trabajo de campo).	X
5. Visitas técnicas a instalaciones.	
6. Desarrollo, redacción y análisis, individualmente o en grupo, de trabajos, memorias, ejercicios, problemas, y estudios de caso, sobre contenidos y técnicas, teóricos y prácticos, relacionados con la materia.	X
7. Pruebas, exámenes, defensas de trabajos, prácticas, etc. Pudiendo ser orales o escritas e individuales o en grupo.	X
8. Estudio del alumno. Preparación y análisis individual de textos, casos, problemas, etc.	X
9. Formación en TICs y desarrollo de habilidades comunicativas (orales, escritas, multimedia).	X
10. Aprendizaje fuera del aula, basado en la vinculación entre formación académica y experiencias empresariales o profesionales.	X
11. Aprendizaje supervisado y tutelado por el profesor para, a través de la interacción individual entre alumno y tutor, detectar posibles problemas del proceso formativo, conocer los resultados del aprendizaje fuera del escenario del aula y programar los procesos de trabajo del alumno en actividades no presenciales como memorias, trabajo fin de master, preparación de la defensa del mismo, etc.	X

Resultados de aprendizaje⁶

Conocer las principales técnicas de diseño e implementación de sistemas mecatrónicos integrados basados en dispositivos lógicos programables para aplicaciones estándar y específicas.

Conocer la arquitectura genérica de los procesadores específicos de procesamiento digital de señal y las herramientas de desarrollo empleadas para el prototipado rápido de sistemas mecatrónicos integrados basados en los mismos.

Ser capaz de modelar y codiseñar sistemas mecatrónicos integrados reales desde las perspectivas del hardware y el software.

Conocer los componentes básicos y las distintas técnicas de los sistemas inteligentes para analizar su aplicación en contextos de sistemas mecatrónicos.

Conocer los fundamentos de la lógica difusa como mecanismo para aprendizaje de sistemas.

Conocer la teoría de aprendizaje heurístico y bioinspirado y aplicar la misma al desarrollo de sistemas inteligentes.

Sistemas de evaluación⁶

Criterios de evaluación

En las clases de **grupo grande** se llevarán a cabo lecciones y discusiones teóricas y resolución de problemas y supuestos teórico-prácticos.

En las prácticas de **laboratorio** se realizarán prácticas de prototipado y test de circuitos electrónicos, que se apoyarán en diseño asistido por ordenador. Las clases prácticas conllevan un trabajo no presencial previo a la celebración de las sesiones, para la familiarización del alumno con los contenidos a tratar, así como un trabajo no presencial posterior a cada sesión, para la elaboración y síntesis de conclusiones a partir de los resultados obtenidos.

El **proyecto** práctico constará de una parte presencial en el laboratorio y de una parte de trabajo no presencial, en la cual el alumno realizará una preparación previa, a partir de los recursos proporcionados, finalizará el proyecto y presentará el prototipo y los resultados obtenidos.

Se evaluará la asignatura de acuerdo a los siguiente criterios:

CE1. Dominio de los contenidos teóricos y procedimientos prácticos de la asignatura.

Relacionado con las competencias CG[1,2,4,8], CEM5[7,8].

CE2. Capacidad para aplicar los conocimientos adquiridos en la resolución de cuestiones de tipo práctico y realización de un proyecto basado en un caso real.

Relacionado con las competencias CG[2,4,5,8,9], CT[1-13], CEM5[7,8]).

CE3. Capacidad para comunicar y transmitir los conocimientos en un lenguaje técnico apropiado, oral y escrito, dentro del campo de la tecnología electrónica.

Relacionado con las competencias CT[1-3,6-9,11-13]

Actividades de evaluación

De entre las actividades de evaluación incluidas en el plan de estudios del título, en la presente asignatura se utilizan las siguientes:

	Rango establecido	Convocatoria ordinaria	Convocatoria extraordinaria	Evaluación global
1. Exámenes (examen final y/o exámenes parciales acumulativos y/o eliminatorios).	0%–100% ⁽¹⁾ 0%–80% ⁽²⁾	30%	30%	75%
2. Resolución y entrega de actividades (casos, problemas, informes, trabajos, proyectos, etc.), individualmente y/o en grupo.	0%–80%	25%	25%	
3. Asistencia y aprovechamiento, en las clases, prácticas y otras actividades presenciales.	0%–20%	20%	20%	
4. Presentación y defensa de trabajos y memorias propuestos.	0% ⁽¹⁾ 0%–30% ⁽²⁾	25%	25%	25%

⁽¹⁾ Asignaturas del módulo *Tecnologías Complementarias*.

⁽²⁾ Resto de asignaturas.

Descripción de las actividades de evaluación

Los criterios citados anteriormente se evaluarán mediante las siguientes actividades de evaluación de las incluidas en el plan de estudios del título, correspondiendo a los porcentajes

resumidos en la tabla anterior:

AE1. PRUEBA ESCRITA

Se realizará en el periodo destinado para exámenes, teniendo una aportación a la nota final del 30%. El examen consiste en una serie de cuestiones teórico-prácticas relativas a dos bloques temáticos diferenciados: el primer bloque referido a los contenidos de los temas 1 y 2, y el segundo bloque de los restantes temas 3, 4 y 5. Para aprobar la asignatura será necesario obtener una calificación de al menos un 4 en cada bloque de esta actividad de evaluación. Esta actividad es RECUPERABLE en la convocatoria extraordinaria.

AE2. RESOLUCIÓN DE CASOS PRÁCTICOS

Se propondrán una serie de casos prácticos por cada uno de los bloques temáticos, siendo la aportación total de esta actividad un 25% de la calificación final. Esta actividad es RECUPERABLE en la convocatoria extraordinaria mediante la realización de un examen de prácticas donde será necesario obtener una calificación de al menos un 6 para aprobar la asignatura. No obstante, la calificación obtenida en la convocatoria ordinaria será sumada, si es el caso, a la nota final de la convocatoria extraordinaria.

AE3. ASISTENCIA Y APROVECHAMIENTO DE ACTIVIDADES

La asistencia y participación en las prácticas de laboratorio, ordenadores y clases teóricas será valorada con un 20% de la calificación final. La asistencia a dicha sesiones es obligatoria. Esta actividad está considerada como NO RECUPERABLE, es decir, no podrá ser realizada en la convocatoria extraordinaria. No obstante, la calificación obtenida en la convocatoria ordinaria será sumada, si es el caso, a la nota final de la convocatoria extraordinaria.

AE4. PRESENTACIÓN DE TRABAJOS Y MEMORIAS

Se propondrán una serie de trabajos por bloques temáticos a presentar, siendo la aportación total de esta actividad un 25% de la calificación final. Esta actividad es RECUPERABLE en la convocatoria extraordinaria mediante la presentación de los mismos. No obstante, la calificación obtenida en la convocatoria ordinaria será sumada, si es el caso, a la nota final de la convocatoria extraordinaria.

La **evaluación global** tendrá lugar el mismo día asignado al examen final de cada convocatoria por la Subdirección de Ordenación Académica de la E.II.II, y se calificará de acuerdo a la tabla de actividades, mediante un examen teórico/práctico y la entrega de una serie de ejercicios resueltos, propuestos al comienzo del curso. La ponderación de dichas partes es la que sigue:

EG1. PARTE ESCRITA

Prueba escrita con cuestiones teórico/prácticas y/o problemas, con un peso del 50% en la calificación global y una calificación mínima de 4. Esta actividad es RECUPERABLE en la convocatoria extraordinaria.

EG2. PARTE PRÁCTICA:

Resolución de un caso práctico en laboratorio con las herramientas de diseño y prototipado utilizadas en la asignatura, cuya aportación a la calificación global es de un 25% y una calificación mínima de 6. Esta actividad es RECUPERABLE en la convocatoria extraordinaria.

EG3. ENTREGA DE EJERCICIOS PROPUESTOS:

Los ejercicios resueltos deberán entregarse el mismo día del examen y tendrán una aportación a la calificación global del 25%. No se considera nota mínima para calcular la media ponderada final. Esta actividad es RECUPERABLE en la convocatoria extraordinaria.

El **cálculo de la nota final** en cualquiera de las modalidades se realizará de acuerdo a la ponderación indicada y nota mínima de cada actividad. En el caso de superar la nota mínima pero no aprobar el examen escrito, la calificación final obtenida en dicha convocatoria será como máximo de 5 puntos; y en el caso de no superar la **nota mínima** fijada para una determinada actividad, no se aplicará la media ponderada y la calificación final obtenida en dicha convocatoria será como máximo de 3 puntos.

Bibliografía (básica y complementaria)

Bibliografía Básica:

– S. Haykin, “Neural networks: a comprehensive foundation”. Prentice-Hall, Inc.

1999

- J. M. Mendel, “Fuzzy Logic Systems for Engineering: A tutorial”. Proceedings of the IEEE, Vol. 83. No. 3, March 1995.
- M. Mitchell, “An Introduction to Genetic algorithms”. MIT Press, 1996.
- Uwe Meyer-Baese, “Digital Signal Processing with Field Programmable Gate Arrays”, Springer-Verlag Berlin Heidelberg 2007.
- IEEE Standards, “IEEE Standard Verilog® Hardware Description Language”. IEEE Std P1364.1-2005, IEEE, 2006.

Bibliografía Complementaria:

- P. Engelbrecht, “Computational Intelligence”, 2nd Ed. Wiley & Sons. 2007.
- Patterson, D.A., Hennessy, J.L., “Estructura y Diseño de Computadores”, 4ª ed., Reverté, 2011.
- Crockett, L.H., Elliot, R.A., Enderwitz, M.A., Stewart, R.W., “The Zynq Book: Embedded Processing with the ARM® Cortex®-A9 on the Xilinx® Zynq®-7000 All Programmable SoC”, <http://www.zynqbook.com>, 2014.
- B. Parhami, “Computer Arithmetic: Algorithms and Hardware Designs”, ISBN 978-0-19-532848-6, 2nd edition, Oxford University Press, New York, 2010.
http://www.ece.ucsb.edu/~parhami/text_comp_arit.htm
- Wakerly, J.F., “Diseño Digital, Principios y Prácticas”, 3ª ed., Prentice Hall, 2006.

Otros recursos y materiales docentes complementarios

- Manuales de Matlab sobre los temas de Inteligencia Computacional descargables desde <http://www.mathworks.com>
- Campus virtual de la Universidad de Extremadura: <https://campusvirtual.unex.es/zonauex/avux/course/view.php?id=24659>