

## PLAN DOCENTE DE LA ASIGNATURA

Curso académico: 2022/2023

Identificación y características de la asignatura											
Código	400808		Créditos ECTS	6							
Denominación (español)	Iniciación a la Investigación en Microelectrónica										
Denominación (inglés)	Introduction to Research in Microelectronics										
Titulaciones	Máster Universitario en Investigación en Ingeniería y Arquitectura										
Centro	Escuela de Ingenierías Industriales										
Semestre	1	Carácter	Optativo								
Módulo	Específico en Ingenierías Industriales										
Materia	Iniciación a la Investigación en Microelectrónica										
Profesor/es											
Nombre	Despacho		Correo-e				Página web				
Jose Luis Ausín Sánchez	D1.8		<a href="mailto:jlausin@unex.es">jlausin@unex.es</a>				http://campusvirtual.unex.es				
Juan Manuel Carrillo Calleja	D1.6		<a href="mailto:jmcarcal@unex.es">jmcarcal@unex.es</a>								
Área de conocimiento	Tecnología Electrónica										
Departamento	Ingeniería Eléctrica, Electrónica y Automática										
Profesor coordinador <sup>1</sup> (si hay más de uno)	Jose Luis Ausín Sánchez										
Competencias <sup>2</sup> (ver tabla en <a href="http://bit.ly/competenciasMUIIyA">http://bit.ly/competenciasMUIIyA</a> )											
Competencias Básicas	Marcar con una "X"	Competencias Generales	Marcar con una "X"	Competencias Transversales	Marcar con una "X"	Competencias Específicas (I)	Marcar con una "X"	Competencias Específicas (II)	Marcar con una "X"	Competencias Específicas (III)	Marcar con una "X"
CB6	X	CG1	X	CT1	X	CE1		CE12		CE32	
CB7	X	CG2	X	CT2	X	CE2		CE13		CE33	
CB8	X	CG3	X	CT3	X	CE3		CE14		CE34	
CB9	X	CG4		CT4	X	CE4		CE24	X	CE35	
CB10	X	CG5		CT5	X	CE5		CE25	X	CE36	
		CG6	X	CT6	X	CE6		CE26	X	CE37	
		CG7		CT7	X	CE7		CE27	X	CE38	
		CG8		CT8	X	CE8		CE28		CE39	
				CT9	X	CE9		CE29	X	CE40	
				CT10	X	CE10		CE30			
				CT11	X	CE11		CE31	X		
Contenidos											
Breve descripción del contenido <sup>5</sup>											
El transistor MOS; Proceso de fabricación CMOS; Bloques básicos; Amplificadores operacionales; Circuitos de capacidades conmutadas; Bloques básicos para el procesamiento de señal.											

<sup>1</sup> En el caso de asignaturas intercentro, debe rellenarse el nombre del responsable intercentro de cada asignatura

<sup>2</sup> Deben ajustarse a lo recogido en la memoria verificada del título.

Temario de la asignatura	
<b>Denominación del tema 0: Presentación de la asignatura (virtual)</b>	
Contenidos del tema 0:	
0.1	Organización de la asignatura
0.2	Sistema de Evaluación de la asignatura
0.3	Material necesario para su desarrollo
<b>Denominación del tema 1: El transistor MOS (4 h)</b>	
Contenidos del tema 1:	
1.1	Estructura física y modos de operación
1.2	Características de transferencia de un dispositivo MOS
1.3	Modelo de pequeña señal
Prácticas en sala de ordenador:	
O1	Diseño de una etapa de ganancia con transistor MOS
<b>Denominación del tema 2: Proceso de fabricación CMOS (3 h)</b>	
Contenidos del tema 2:	
2.1	Procesos de fabricación VLSI
2.2	Fabricación de dispositivos
2.3	Generación de máscaras de Circuitos Integrados
Prácticas en sala de ordenador:	
O2	Edición geométrica de máscaras de un circuito integrado CMOS
<b>Denominación del tema 3: Bloques básicos (4 h)</b>	
Contenidos del tema 3:	
3.1	Espejos de corriente
3.2	Etapas amplificadoras simples
3.2	El par diferencial
Prácticas en sala de ordenador:	
O3	Simulación de espejos de corriente
<b>Denominación del tema 4: Amplificadores operacionales (3 h)</b>	
Contenidos del tema 4:	
4.1	Amplificador de transconductancia
4.2	Amplificadores de dos etapas
Prácticas en sala de ordenador:	
O4	Diseño de un amplificador operacional de transconductancia
<b>Denominación del tema 5: Circuitos de condensador conmutado (3 h)</b>	
Contenidos del tema 5:	
5.1	Señales discretas en el tiempo
5.2	Principio de operación de los circuitos de condensador conmutado
5.3	Análisis de los circuitos de condensador conmutado
Prácticas en sala de ordenador:	
O5	Análisis de estructuras discretas en el tiempo
<b>Denominación del tema 6: Bloques para procesamiento de señal (4 h)</b>	
Contenidos del tema 6:	
6.1	Integradores y amplificadores discretos en el tiempo
6.2	Efectos no ideales
6.3	Secciones de filtrado
Prácticas en sala de ordenador:	
O6	Diseño de un filtro de primer orden
<b>Actividades formativas<sup>3</sup></b>	

<sup>3</sup> Esta tabla debe coincidir exactamente con lo establecido en la ficha 12c de la asignatura.

Horas de trabajo del alumno por tema		Horas Gran grupo	Actividades prácticas				Actividad de seguimiento	No presencial
Tema	Total		GG	PCH	LAB	ORD		
0	2							2
1	20	2			2			16
2	21	1			2		0,5	17,5
3	28	2			2			24
4	29,5	2			1		0,5	26
5	21	2			1			18
6	28,5	2			2		0,5	24
<b>Evaluación<sup>4</sup></b>	0							
<b>Prueba Final</b>	0							
<b>TOTAL</b>	150	11			10		1,5	127,5

GG: Grupo Grande (100 estudiantes).

PCH: prácticas clínicas hospitalarias (7 estudiantes)

LAB: prácticas laboratorio o campo (15 estudiantes)

ORD: prácticas sala ordenador o laboratorio de idiomas (30 estudiantes)

SEM: clases problemas o seminarios o casos prácticos (40 estudiantes).

TP: Tutorías Programadas (seguimiento docente, tipo tutorías ECTS).

EP: Estudio personal, trabajos individuales o en grupo, y lectura de bibliografía.

### Metodologías docentes

De entre las metodologías docentes incluidas en el plan de estudios del título, en la presente asignatura se utilizan las siguientes:

Metodologías docentes	Se indican con una "X" las utilizadas
1. Clases expositivas y discusión de contenidos teóricos	X
2. Desarrollo de problemas	X
3. Prácticas de laboratorio y plantas piloto	
4. Prácticas de campo	
5. Prácticas en aula de informática	X
6. Seguimiento y discusión de trabajos	X
7. Desarrollo de seminarios	
8. Visitas guiadas	
9. Realización de exámenes	X
10. Aprendizaje autónomo e independiente: el estudiante profundiza en el estudio de las materias	X

La actividad formativa presencial de **Gran Grupo** se desarrollará en el aula asignada por el Centro utilizando el material didáctico que estará disponible con anterioridad en el espacio reservado para la asignatura en el Campus Virtual de la UEx. Los desarrollos de aquellos contenidos que, o bien sean novedosos para el alumno, o bien pudieran tener alguna dificultad, se explicarán con toda clase de detalles en la pizarra.

Con respecto a las actividades formativas de **Ordenador**, éstas se desarrollarán en el aula de informática asignada por el Centro, y consistirán en el análisis teórico, simulación mediante herramienta CAD y edición geométrica de máscaras de algunos de los circuitos estudiados en clases teóricas.

<sup>4</sup> Indicar el número total de horas de evaluación de esta asignatura.

## Resultados de aprendizaje<sup>5</sup>

- Conocer la situación actual y las tendencias de evolución de la microelectrónica.
- Conocer el proceso de fabricación de tecnologías CMOS y, a partir de él, extraer los principales compromisos de diseño de circuitos integrados basados en dichas tecnologías.
- Conocer y comprender el funcionamiento de los diferentes bloques fundamentales y avanzados que configuran la base del diseño microelectrónico y los aspectos que inciden en las prestaciones de estos.
- Familiarizarse con el procedimiento de diseño de distintos bloques analógicos y digitales, comprendiendo en dicho proceso el análisis, la simulación y la edición del layout de Circuitos Integrados de Aplicación Específica (ASIC).
- Desarrollar la capacidad de análisis tomando conciencia de las posibilidades, limitaciones y compromisos de toda índole que conlleva cualquier tipo de diseño.
- Sintetizar y valorar la información recibida elaborando informes o memorias de tal forma que el estudiante relacione los conocimientos y resultados teóricos adquiridos con los obtenidos mediante la realización de las prácticas.
- Aplicar los conocimientos asimilados al desarrollo de diseños reales, adquiriendo así experiencia práctica en la utilización de herramientas de diseño de circuitos microelectrónicos.

## Sistemas de evaluación<sup>5</sup>

### Criterios de evaluación

Se evaluarán los conocimientos teóricos y prácticos de la asignatura, atendiendo a los siguientes criterios:

**CRI1.-** Que el alumno domine el uso de las herramientas de CAD utilizadas en el desarrollo de la asignatura. Relacionado con las competencias CT1, CE29, CE31

**CRI2.-** Que el alumno sepa resolver los problemas propuestos, aplicando los conocimientos adquiridos en la asignatura. Relacionado con las competencias CB6, CB7, CB10, CG1, CG2, CT3, CT4, CT6, CT7, CT10, CE27, CE31

**CRI3.-** Que el alumno sepa comunicar y transmitir sus conocimientos con un lenguaje técnico apropiado dentro del campo de la microelectrónica.  
Relacionado con las competencias CB8, CB9, CG3, CG6, CT2, CT8, CT11, CE25, CE26

**CRI4.-** Que el alumno haya adquirido destrezas relacionadas con la realización de un proyecto microelectrónico basado en un diseño real donde se incluyan el análisis, diseño, simulación y edición geométrica de las máscaras del *layout*.  
Relacionado con las competencias CB6, CB7, CG1, CG6, CT3, CT5, CT6, CT9, CE24, CE27, CE29, CE31

### Actividades de evaluación

De entre las actividades de evaluación incluidas en el plan de estudios del título, en la presente asignatura se utilizan las siguientes ponderaciones (en %):

	<b>Rango establecido</b>	<b>Convocatoria ordinaria</b>	<b>Convocatoria extraordinaria</b>	<b>Evaluación global</b>
1. Evaluación continua	20%-45% <sup>(1)</sup> 40% <sup>(2)</sup> 20%-80% <sup>(3)</sup> 15%-50% <sup>(4)</sup>	45%	45%	25%
2. Asistencia con aprovechamiento de actividades presenciales	5% <sup>(1)</sup> 20% <sup>(2)</sup> 0%-20% <sup>(3)</sup> 0%-25% <sup>(4)</sup>	5%	5%	

3. Evaluación final de los conocimientos	50%-75% <sup>(1)</sup> 40% <sup>(2)</sup> 20%-80% <sup>(3)</sup> 50%-75% <sup>(4)</sup>	50%	50%	75%
4. Exposición y defensa del trabajo presentado y evaluación del documento del trabajo entregado	0%-100% <sup>(5)</sup>			

(1) Para *Inic. a la inv. en expresión gráfica y proyectos*.

(2) Para *Inic. a la inv. en física aplicada, Inic. a la inv. tecnológica, Tecnologías de la comunicación y la documentación científica*.

(3) Para *Inic. a la inv. en matemática aplicada a la ingeniería, Métodos estadísticos avanzados*.

(4) Para el resto de asignaturas

(5) *Trabajo fin de máster*.

La elección de la modalidad de *Evaluación global* corresponde a los estudiantes, que podrán llevarla a cabo, durante el primer cuarto del periodo de impartición de la asignatura. Las solicitudes se realizarán, a través de un espacio específico creado para ello en el Campus Virtual. En caso de ausencia de solicitud expresa por parte del estudiante, la modalidad asignada será la de evaluación continua.

### **Descripción de las actividades de evaluación**

Los criterios citados anteriormente se evaluarán mediante las siguientes actividades:

#### **AE1.- EVALUCIÓN CONTINUA**

El alumno tendrá que realizar una serie de tareas por cada uno de los bloques temáticos, siendo la aportación de cada uno de ellos a la calificación final la siguiente:

- Bloque 1 (temas 1 y 2): 15%
- Bloque 2 (temas 3 y 4): 15%
- Bloque 3 (temas 5 y 6): 15%

Estas actividades están clasificadas como **NO RECUPERABLES** con un peso de un **45%** en la nota final del alumno. Los alumnos deberán entregar todas las tareas y superar cada una de ellas con una calificación mínima de 4 para que su aportación contribuya al cálculo de la nota final. Esta actividad no podrá ser realizada en la convocatoria extraordinaria, si bien la calificación del informe obtenida en la convocatoria ordinaria se sumará en la extraordinaria.

#### **AE2.- ASISTENCIA A ACTIVIDADES PRESENCIALES**

La asignatura es eminentemente práctica por lo que la asistencia a las clases, el aprovechamiento de estas y la actitud participativa del alumno serán tenidos en cuenta en la evaluación final. La participación del alumno está clasificada como **NO RECUPERABLE** con un peso de un **5%** en la nota final. Esta actividad no podrá ser realizada en la convocatoria extraordinaria, si bien la calificación del informe obtenida en la convocatoria ordinaria se sumará en la extraordinaria.

#### **AE3.- DESARROLLO DE UN PROYECTO FINAL.**

El alumno tendrá que entregar una memoria donde se describa el proyecto final realizado. En dicha memoria se deberán reflejar el diseño, la simulación, los resultados obtenidos y la documentación relativa al desarrollo de un proyecto microelectrónico real. Esta actividad está clasificada como **RECUPERABLE** siendo la única que el alumno podrá realizar en la convocatoria extraordinaria. El proyecto final estará dividido en tres partes correspondientes a cada uno de los bloques en los que se divide la asignatura. Esta

actividad tendrá un peso de un **50%** en la nota final del alumno y deberá superar cada una de las partes al menos con una calificación de 4 para que su aportación contribuya al cálculo de la nota final.

### Evaluación global

La evaluación global tendrá lugar el día asignado al examen final de cada convocatoria por la Subdirección de Ordenación Académica de la E.II.II. Constará de las siguientes pruebas:

- Parte escrita: prueba escrita con cuestiones teórico/prácticas y/o problemas, con un peso del 75% en la calificación final.
- Parte de diseño: prueba en la que el estudiante deberá demostrar el manejo de las herramientas de simulación utilizadas en la asignatura, cuya aportación a la nota final es de un 25%.

### Bibliografía (básica y complementaria)

#### Bibliografía Básica:

- B1- Circuitos microelectrónicos (6ª ed.), A.S. Sedra, K.C. Smith, Oxford Univ. Press, 2011.
- B2- Analog integrated circuit design (2ª ed.), T. C. Carusone, D. A. Johns, K. Martin, Wiley, 2012.

#### Bibliografía Complementaria:

- C1- CMOS Analog Circuit Design (2ª ed.), P. E. Allen, D. R. Holberg, Oxford Press, 2002.
- C2- Design of Analog CMOS Integrated Circuits, B. Razavi, McGraw-Hill, 2000.
- C3- CMOS Circuit Design, Layout, and Simulation, (2ª ed.), R. J. Baker, H. W. Li, and D. E. Boyce, IEEE Press, 1998.
- C4- Analog design for CMOS VLSI systems, F. Maloberti, Kluwer Academic Publishers, 2001.
- C5- H. Iwai, "CMOS downsizing toward sub-10 nm," *Solid-State Electronics*, vol. 48, pp. 497-503, 2004.
- C6- G. Palmisano, G. Palumbo, and S. Pennisi, "Design procedure for two-stage CMOS transconductance operational amplifiers: a tutorial," *Analog Integrated Circuits and Signal Processing*, vol. 27, pp. 179-189, 2001.

### Otros recursos y materiales docentes complementarios

- W1- *Campus Virtual UEx*. <http://campusvirtual.unex.es>
- W2- *Microelectronics Circuits Web Page*. <http://www.sedrasmith.org>
- W3- *Layout System for Individuals*. <http://www.lasihomesite.com/>
- W4- *OrCAD Resources and Tutorials*. <http://www.orcad.com/>
- W5- CMOSedu.com. <http://cmosedu.com>