

PLAN DOCENTE DE LA ASIGNATURA

Curso académico 2017-2018

Identificación y características de la asignatura			
Código	501278	Créditos ECTS	6
Denominación (español)	Estructura de Computadores		
Denominación (inglés)	Computer Structure		
Titulaciones	Grado en Ingeniería Informática en Ingeniería de Computadores Grado en Ingeniería Informática en Ingeniería del Software		
Centro	Escuela Politécnica		
Semestre	4	Carácter	Obligatorio
Módulo	Común a la Rama de Informática		
Materia	Ingeniería de Computadores		
Profesor/es			
Nombre	Despacho	Correo-e	Página web
Juan Antonio Gómez Pulido Julio Ballesteros Rubio Arturo Durán Domínguez	11 23 E. Inv. 2	jangomez@unex.es julioba@unex.es arduran@unex.es	http://arco.unex.es/jangomez http://arco.unex.es/ http://arco.unex.es/
Área de conocimiento	Arquitectura y Tecnología de Computadores		
Departamento	Tecnología de Computadores y Comunicaciones		
Profesor coordinador (si hay más de uno)	Julio Ballesteros Rubio		
Competencias			
<p><i>Todas las competencias que se enumeran a continuación corresponden tanto al</i></p> <ul style="list-style-type: none"> - <i>Grado en Ingeniería Informática en Ingeniería de Computadores como al</i> - <i>Grado en Ingeniería Informática en Ingeniería del Software</i> <p>COMPETENCIAS BASICAS</p>			
CB1.	Que los estudiantes hayan demostrado poseer y comprender conocimientos en un área de estudio que parte de la base de la educación secundaria general, y se suele encontrar a un nivel que, si bien se apoya en libros de texto avanzados, incluye también algunos aspectos que implican conocimientos procedentes de la vanguardia de su campo de estudio.		
CB2.	Que los estudiantes sepan aplicar sus conocimientos a su trabajo o vocación de una forma profesional y posean las competencias que suelen demostrarse por medio de la elaboración y defensa de argumentos y la resolución de problemas dentro de su área de estudio.		
CB3.	Que los estudiantes tengan la capacidad de reunir e interpretar datos relevantes (normalmente dentro de su área de estudio) para emitir juicios que incluyan una		

reflexión sobre temas relevantes de índole social, científica o ética.

CB4.

Que los estudiantes puedan transmitir información, ideas, problemas y soluciones a un público tanto especializado como no especializado.

CB5.

Que los estudiantes hayan desarrollado aquellas habilidades de aprendizaje necesarias para emprender estudios posteriores con un alto grado de autonomía.

COMPETENCIAS ESPECIFICAS

CI09.

Capacidad de conocer, comprender y evaluar la estructura y arquitectura de los computadores, así como los componentes básicos que los conforman.

COMPETENCIAS TRANSVERSALES

CT01:

Capacidad de organización y planificación.

Grado de desarrollo: *Medio*

CT06:

Capacidad de comunicación efectiva en inglés.

...

Contenidos

Breve descripción del contenido

Medidas del rendimiento. Técnicas de implementación de un procesador. Introducción a la segmentación. Riesgos en la segmentación. Procesadores Segmentados Multiciclo. Planificación Dinámica de Instrucciones. Procesadores con emisión múltiple de instrucciones.

Temario de la asignatura

Denominación del tema 1:

Medidas del rendimiento.

Contenidos del tema 1:

- 1.1 Definición del rendimiento de una CPU.
- 1.2. Medidas populares de rendimiento: MIPS, MFLOPS, ...
- 1.3. Métricas de rendimiento por watio: MIPS/W.
- 1.4. Limitaciones del rendimiento. Ley de Amdahl.
- 1.5. Benchmarks para la evaluación del rendimiento de CPUs. Ejemplos: Dhrystone, Linpack.
 - 1.5.1. Características de un benchmark de aplicación.
 - 1.5.2. Métricas con SPEC CPU2006: (SPECint2006, SPECfp2006...).
- 1.6. Benchmarks de aplicación.
- 1.7. Otros benchmarks.

Denominación del tema 2:

Técnicas de implementación de un procesador.

Contenidos del tema 2:

- 2.2. Conceptos básicos sobre el lenguaje de descripción de hardware utilizado en la implementación del procesador.
- 2.2. Diseño de un procesador basado en la arquitectura MIPS.
 - 2.2.1. Repertorio básico, formato y codificación de las instrucciones del MIPS R2000.
 - 2.2.2. Estrategias de implementación del procesador: monociclo, multiciclo y segmentada.
- 2.3. Procesador no segmentado basado en la arquitectura MIPS.
 - 2.3.1. Diseño de la Ruta de Datos (Data Path).
 - 2.3.2. Diseño de la Unidad de Control.
- 2.4. Ampliación del repertorio de instrucciones del procesador. Cuestiones y ejercicios.
- 2.5. Implementación de un procesador no segmentado en una FPGA. Descripción estructural del procesador.

Denominación del tema 3:

Introducción a la segmentación.

Contenidos del tema 3:

- 3.1. Introducción a la Segmentación.
 - 3.1.1. Concepto de Segmentación (Pipelining).
 - 3.1.2. Estructura de una Unidad Funcional Segmentada.
 - 3.1.3. Medidas del Rendimiento para la segmentación: Speedup, eficiencia y productividad.
 - 3.1.4. Clasificación de las unidades segmentadas.
- 3.2. Procesadores segmentados.
 - 3.2.1. Fases de ejecución de una instrucción del MIPS R2000.
 - 3.2.2. Segmentación en la Arquitectura del MIPS R2000.
 - 3.2.3 Aumento de rendimiento.
- 3.3. Diseño del procesador segmentado.
 - 3.3.1. Etapas del Data Path segmentado.
 - 3.3.2. Flujo de instrucciones en el pipeline.
 - 3.3.3. Diseño de la Unidad de Control.
 - 3.3.4. Introducción a los riesgos en la segmentación.

Denominación del tema 4:

Riesgos en la segmentación.

Contenidos del tema 4:

- 4.1. Tipos de riesgos.
- 4.2. Riesgos Estructurales.
- 4.3. Riesgos por dependencia de datos.
 - 4.3.1. Riesgos de datos debidos a instrucciones aritmético/lógicas.
 - 4.3.2. Anticipación: condiciones de anticipación.
 - 4.3.3. Datapath con Unidad de Anticipación.
 - 4.3.4. Riesgos de datos debido a las instrucciones de carga. Interbloqueo .
 - 4.3.5. Riesgos de datos en instrucciones de salto condicional.
- 4.4. Riesgos de Control.
 - 4.4.1. Reducción del riesgo en los saltos.
 - 4.4.2. Detención en un salto condicional
 - 4.4.3. Métodos para detener el pipeline en los saltos. Predicción estática.
- 4.5. Predicción dinámica de saltos.
 - 4.5.1. Tabla de predicción de saltos.

- 4.5.2. Tabla de destino de saltos (BTF).
- 4.6 Rendimiento en pipelines con riesgos de control.
- 4.7. Excepciones.
 - 4.7.1. Tratamiento de excepciones en MIPS.
 - 4.7.2. Excepciones reinicializables.
 - 4.7.3. Excepciones precisas e imprecisas.
- 4.8. Pipelines para operaciones en coma flotante: operaciones multiciclo.
 - 4.8.1. Riesgos y anticipación en procesadores segmentados de mayor latencia.
 - 4.8.2. Tratamiento de excepciones.

Denominación del tema 5:

Segmentación avanzada y paralelismo a nivel de instrucciones.

Contenidos del tema 5:

- 5.1. Paralelismo a nivel de instrucciones (ILP).
 - 5.1.1 Planificación estática de instrucciones.
 - 5.1.2 Explotación del ILP mediante desenrollamiento de bucles
- 5.2. Planificación dinámica de las instrucciones.
 - 5.2.2. Planificación dinámica centralizada: El marcador.
 - 5.2.3. Planificación dinámica distribuida: Algoritmo de Tomasulo.
- 5.3. Procesadores con emisión múltiple de instrucciones.
 - 5.3.1 Emisión múltiple estática y dinámica. Características.
 - 5.3.2 Clasificación de los procesadores de acuerdo con el tipo de emisión: procesadores VLIW y Superescalares.
- 5.4 Procesadores con emisión múltiple estática: VLIW.
- 5.5 Concepto de especulación.
- 5.6 Procesadores superescalares.
 - 5.6.1. Superescalares con planificación estática
 - 5.6.2. Superescalares con planificación dinámica y especulación.

Actividades formativas

Horas de trabajo del alumno por tema		Presencial		Actividad de seguimiento	No presencial
Tema	Total	GG	SL	TP	EP
presentación	0,5	0,5	0	0	0
1	15	5	0	0	10
2	50,5	11	12,5	2	25
3	15	5	2	0	9
4	44	10	8	2	24
5	25	6	0	0	18
Evaluación del conjunto	150	37,5	22,5	4	86

GG: Grupo Grande (100 estudiantes).

SL: Seminario/Laboratorio (prácticas clínicas hospitalarias = 7 estudiantes; prácticas laboratorio o campo = 15; prácticas sala ordenador o laboratorio de idiomas = 30, clases problemas o seminarios o casos prácticos = 40).

TP: Tutorías Programadas (seguimiento docente, tipo tutorías ECTS).

EP: Estudio personal, trabajos individuales o en grupo, y lectura de bibliografía.

Metodologías docentes

Cases teórico-prácticas

Se emplearán distintas actividades en el aula, dirigidas al grupo completo o a pequeños grupos. Principalmente, se realizarán clases expositivas para el desarrollo de los contenidos fundamentales de las materias y, para conseguir la participación activa de los estudiantes, se llevarán a cabo actividades breves individuales o en grupo que permitan aplicar los conceptos expuestos y resolver problemas. En las actividades propuestas se potenciará la adquisición de conocimientos y su aplicación en el ámbito de la Informática.

Sesiones de laboratorio.

Se realizarán actividades prácticas, sesiones de laboratorio guiadas en grupos, bajo la dirección de un profesor. Se podrán incluir actividades previas y posteriores a las sesiones de laboratorio que ayuden a conseguir los objetivos propuestos. Se fomentarán especialmente las actividades encaminadas al desarrollo de proyectos, supuestos prácticos, informes, etc.

Tutorías programadas.

En estas tutorías programadas individuales o en grupos pequeños se realizará un seguimiento más individualizado del estudiante, con actividades de formación y orientación. Principalmente, se utilizarán para el seguimiento de los trabajos planteados, debate sobre alternativas y evaluación de los objetivos alcanzados.

Trabajo y estudio individual no presencial.

Realización de actividades, trabajos y estudio por parte del estudiante, de manera autónoma, individualmente o en grupo. Las actividades que el estudiante desarrollará de manera no presencial estarán orientadas principalmente a la adquisición de conocimientos básicos en el ámbito de la Informática y al desarrollo de los proyectos y trabajos solicitados, bien individualmente o en grupo.

Resultados de aprendizaje

- Conoce la estructura de los computadores desde el punto de vista de las distintas técnicas que se pueden utilizar para implementar la unidad central de proceso (CPU), con especial énfasis en la técnica de segmentación. Además, también sabe aplicar correctamente diversas medidas de rendimiento.
- Comprende la organización de un computador desde el punto de vista del programador en lenguaje máquina y ensamblador, conociendo las distintas alternativas para el conjunto de instrucciones, los formatos de instrucción y modos de direccionamiento.
- Conoce las claves y las herramientas para la organización y planificación.
- Comprende las ventajas de un trabajo organizado y planificado.
- Aplica los métodos y usa las herramientas adecuadas para organizar y planificar su trabajo en distintos niveles.
- Conoce y comprende la lengua inglesa a nivel técnico.
- Realiza resúmenes de sus trabajos e informes en inglés.
- Elabora temas, diapositivas y transparencias en inglés y las defiende ante un auditorio.

Sistemas de evaluación

1. Evaluación de la teoría (NT, de 0 a 10). Demostrar el conocimiento de los conceptos expuestos en las sesiones teóricas mediante la superación de una prueba escrita, que contendrá cuestiones teórico-prácticas. Esta nota se guardará hasta la convocatoria extraordinaria de enero, si el alumno ha suspendido las prácticas y ha aprobado la teoría.

2. Evaluación de las prácticas de laboratorio (NP, de 0 a 10).

Asistir y realizar las prácticas correctamente en las sesiones de laboratorio. Las prácticas se evaluarán de forma continua, para lo cual contará la asistencia. Obtenido el visto bueno del profesor, el alumno presentará los resultados de los trabajos planteados mediante una memoria final, que podrá entregarse a través el Aula Virtual o en forma impresa. El profesor podrá realizar un pequeño test al alumno a lo largo de las sesiones prácticas o al finalizar las mismas para asegurarse que el alumno comprende el trabajo desarrollado en dichas sesiones. Tanto las asistencias a las sesiones de prácticas, como el resultado de este test, serán tenidos en cuenta en la calificación definitiva.

La calificación de las prácticas de laboratorio se obtendrá de acuerdo a la fórmula :

$$NP = NP1 \times 0,6 + NP2 \times 0,4$$

donde NP1 y NP2 son las calificaciones de las prácticas P1 (6 sesiones) y P2 (4 sesiones) respectivamente. Esta nota se guardará hasta la convocatoria extraordinaria de enero, si el alumno ha suspendido la teoría y ha aprobado las prácticas de laboratorio.

3. Evaluación de la asignatura (NF, de 0 a 10). La calificación final se obtendrá de acuerdo a la siguiente fórmula:

$$NF = NT \times 0,5 + NP \times 0,5$$

donde NT y NP han de ser mayor o igual que 5; en caso contrario la asignatura estará suspensa. Tanto NT como NP se guardarán hasta la convocatoria extraordinaria de enero, si el alumno aprueba sólo una de las dos partes.

4. Renuncia a la evaluación continua.

Los alumnos que no deseen realizar las pruebas de evaluación continua pueden, durante las tres primeras semanas de curso, notificarlo por escrito al profesor coordinador.

En caso de decidir no acogerse a la evaluación continua, el alumno deberá realizar además del examen final escrito, un examen adicional que evalúe los contenidos y competencias evaluadas en las prácticas de la asignatura, exigiéndoseles igualmente la entrega de una memoria final donde aparezcan los resultados obtenidos durante el desarrollo de las mismas.

Bibliografía (básica y complementaria)

Bibliografía básica.

- Patterson David A., Hennesy John L. Estructura y Diseño de Computadores. La interfaz hardware/software Circuitería, Ed. Reverté, 2011 (*Traducción de 4ª edición original*)

Patterson David A., Hennesy John L. Arquitectura de Computadores. Un enfoque cuantitativo. Ed. McGraw-Hill, 1993. (*para Temas 4 y 5*)

• Diapositivas de clase.

• Tutoriales y guiones de prácticas elaborados por los profesores.

Bibliografía complementaria.

- Hennesy John L and Patterson David A., Computer Architecture: A Quantitative Approach, IV Edition, Ed Morgan Kaufmann, 2006 . (*para Temas 4 y 5*)
- Stallings, William. Computer Organization and Architecture. Designing for Performance. Ed. Prentice Hall, 4ª edición, 1996.
- Asenden, Peter J., "The Student's Guide to VHDL", Morgan Kaufmann Publishers, 2008

Otros recursos y materiales docentes complementarios

- Recursos web:
 - www.xilinx.com
 - www.digilentinc.com
- Recursos software: Xilinx Vivado 2015.1
- Recursos hardware: Tarjeta de prototipado Digilent Nexys.

Horario de tutorías

Tutorías programadas:

Horarios por determinar. Se comunicarán a través del Aula Virtual con suficiente antelación.

Tutorías de libre acceso:

- Juan Antonio Gómez Pulido:
Serán publicadas en la puerta del despacho del profesor, en la pag. Web de la Escuela Politécnica y en el Aula Virtual de la asignatura una vez aprobadas por el departamento y registradas de acuerdo con la legalidad vigente.
- Julio Ballesteros Rubio:
Serán publicadas en la puerta del despacho del profesor en la pag. Web de la Escuela Politécnica y en el Aula Virtual de la asignatura, una vez aprobadas por el departamento y registradas de acuerdo con la legalidad vigente.
- Arturo Durán Domínguez
Serán publicadas en la puerta del despacho del profesor en la pag. Web de la Escuela Politécnica y en el Aula Virtual de la asignatura una vez aprobadas por el departamento y registradas de acuerdo con la legalidad vigente.

Recomendaciones

Se recomienda que el alumno disponga de un ordenador portátil, especialmente para la realización de las prácticas.