

## Plan Docente de una materia

### “Sistemas Digitales”

#### I. Descripción y contextualización

<i>Identificación y características de la materia</i>				
<i>Denominación</i>	Sistemas Digitales			
<i>Curso y Titulación</i>	1º de Ingeniería Técnica en Informática de Sistemas			
<i>Área</i>	Arquitectura y Tecnología de Computadores			
<i>Departamento</i>	Informática			
<i>Tipo</i>	Troncal (4,5T+1,5P ctos. LRU)		Primer ciclo	
<i>Coeficientes</i>	Practicidad: 3 (Medio-alto, profesional)		Agrupamiento: 2 (medio)	
<i>Duración ECTS (créditos)</i>	Primer Cuatrimestre		5,2 ECTS (130 h.)	
<i>Distribución ECTS (rangos)</i>	Grupo Grande:	Seminario-Lab.:	Tutoría ECTS:	No presenciales:
	30%	11,5%	3,5%	55%
	39 horas	15 horas	4-5 horas	71-72 horas
<i>Descriptor (según BOE)</i>	Sistemas Digitales. Electrónica.			
<i>Coordinador-Profesor/es</i>	Miguel Angel Andujar Hernández			
<i>Tutorías complementarias (1)</i>	Despacho 15	Ext Teléf. 2536	andugar@unex.es	

### *Contextualización profesional*

Un Ingeniero en Informática con perfil Sistemas es un profesional capacitado para analizar, diseñar, construir, implementar, verificar, integrar, configurar, mantener y evaluar sistemas basados en computadoras, que soporten aplicaciones técnicas, comerciales, industriales, no convencionales y de negocios en general, utilizando técnicas y métodos que aseguren eficiencia. Además, está también capacitado para desarrollar aplicaciones informáticas específicas del campo industrial basadas en hardware empotrado, analizando e interpretando las necesidades de los clientes y proponiendo soluciones eficientes y detalladas.

El Ingeniero en Informática con perfil Sistemas debe administrar centros de cómputo o de sistemas de información de datos, utilizar y orientar el empleo de software de aplicación e investigar en materias de tecnologías de información. Este profesional es capaz de analizar la problemática inherente a un sistema distribuido, proponiendo en cada momento la mejor tecnología de red posible, con objeto de posibilitar un ágil, seguro y fiable intercambio de información entre los sistemas. También es capaz de diseñar e implementar políticas de seguridad tanto en la red como en los sistemas que interconecta, proponiendo de antemano soluciones ante problemas que puedan surgir. Más aún, en un centro de proceso de datos corporativo, un Ingeniero en Informática con perfil Sistemas es responsable de que todo funcione correctamente, disponiendo los sistemas basados en computador de una infraestructura de comunicaciones fiable, robusta y eficiente. Por ello, debe ser también responsable del servicio de supervisión y mantenimiento de los computadores y de la red con todos sus componentes, de instalar versiones mejoradas y asegurar la disponibilidad en el día a día de cualquier tipo de aplicaciones de usuario, o sistemas informáticos y telemáticos. Debe dirigir el equipo que se ocupe del funcionamiento del servicio según los niveles acordados. Será responsable de formar a esas personas y posiblemente, también de dirigir el programa de formación para el personal de operaciones.

### *Contextualización curricular*

Los actuales planes de estudios de la Titulación de Ingeniería Técnica en Informática de Sistemas entraron en vigor en la Universidad de Extremadura en el curso 1998-1999 (B.O.E. del 11 de enero de 1999) con un total de 210 créditos: 108 troncales (60 en 1º, 18 en 2º y 30 en 3º), 60 obligatorios (36 en 2º y 24 en 3º), 21 optativos (12 en 2º y 9 en 3º) y 21 de libre elección (6 en 1º, 6 en 2º y 9 en 3º). Ya se ha elaborado y aprobado el Libro Blanco para su adecuación curricular al nuevo Catálogo de Titulaciones y al EEES.

El objetivo global de la asignatura es introducir al alumno en el campo de la Electrónica Digital, conociendo en profundidad las diferentes familias de Circuitos Lógicos (Análisis y Síntesis), así como las alternativas de diseño y sus principales aplicaciones.

Las competencias específicas del Título con las que se vincula primordialmente la asignatura son las siguientes:  
2,7,11,12,22,23

<b>II. Objetivos</b>	
<b><i>Relacionados con competencias académicas y disciplinarias</i></b>	<b><i>Vinculación</i></b>
<b><i>Descripción</i></b>	<b><i>CET</i></b>
1. Introducir al alumno en el campo de la Electrónica Digital. Aclarar concluyentemente la diferencia entre el mundo analógico y el digital.	2,7
2. Conocer en profundidad las diferentes familias de Circuitos Lógicos: - Circuitos Combinacionales - Circuitos Secuenciales Asíncronos - Circuitos Secuenciales Síncronos	2,7,12,22,23
3. El alumno deberá ser capaz de realizar Análisis / Síntesis de cualesquiera de los circuitos anteriores así como manejar sus principales aplicaciones	2,7,11,12,22,23
4. Adquirir la capacidad para, en función de la complejidad, valorar el tipo C. S. óptimo para la aplicación requerida.	2,7,11,12,22
5. Adquirir la capacidad para identificar y valorar problemas de ingeniería, robótica y automatización de procesos, comunicándose de forma efectiva en el vocabulario profesional.	2,7,11,12,22,23

<b><i>Relacionados con otras competencias personales y profesionales</i></b>	<b><i>Vinculación</i></b>
<b><i>Descripción</i></b>	<b><i>CG</i></b>
6. Formarse y actualizar conocimientos de forma continuada	16,17
7. Trabajar en equipo	9, 10
8. Trabajar con constancia	9
9. Desarrollar la capacidad de dimensionar y relativizar los problemas, aplicando resultados menores en la consecución de proyectos más ambiciosos.	1,2,14
10. Resolver problemas con creatividad y confianza en los propios conocimientos	18,21

<b>III Contenidos</b>
<i>Secuenciación de Bloques Temáticos y Temas</i>
<b>UNIDAD TEMÁTICA I. LÓGICA COMBINACIONAL</b>
<b>1.- Introducción. Representación de la información. Álgebra de Boole. Puertas. Análisis de Circuitos Combinacionales</b>
<ul style="list-style-type: none"> <li><b>1.1. Introducción</b> <ul style="list-style-type: none"> <li>1.1.1. Diferencias analógico / digital</li> <li>1.1.2. Ventajas de la electrónica digital</li> <li>1.1.3. Inconvenientes</li> </ul> </li> <li><b>1.2. Representación de la información.</b> <ul style="list-style-type: none"> <li>1.2.1. Sistemas de numeración. Cambios de base. Sistema Binario</li> <li>1.2.2. Códigos Binarios</li> </ul> </li> <li><b>1.3. Álgebra de Boole (conmutación)</b> <ul style="list-style-type: none"> <li>1.3.1. Introducción</li> <li>1.3.2. Operaciones lógicas básicas. Cronogramas</li> <li>1.3.3. Teoremas fundamentales del Álgebra de Boole. Relaciones</li> <li>1.3.4. Funciones lógicas</li> <li>1.3.5. Representación de funciones. Tablas de verdad.</li> <li>1.3.6. Formas canónicas.</li> </ul> </li> <li><b>1.4. Puertas Lógicas</b> <ul style="list-style-type: none"> <li>1.4.1 Puertas básicas</li> <li>1.4.2 Puertas universales</li> <li>1.4.3 Otras puertas</li> </ul> </li> <li><b>1.5. Análisis de circuitos combinacionales</b></li> </ul>
<b>Relación de Problemas Tema 1</b>

## **2.- Síntesis de Circuitos Combinacionales. Circuitos Integrados. Circuitos Aritméticos. Bloques MSI**

### **2.1. Síntesis de Circuitos Combinacionales**

- 2.1.1. Etapas / Síntesis
- 2.1.2. Métodos de simplificación
- 2.1.3. Funciones incompletas
- 2.1.4. Multifunciones

### **2.2. Circuitos Integrados**

- 2.2.1 Encapsulados
- 2.2.2 Niveles de integración
- 2.2.3 Familias de circuitos integrados

### **2.3. Circuitos aritméticos**

- 2.3.1. Operaciones aritméticas en los códigos binarios
- 2.3.2. Semisumador
- 2.3.3. Sumador total
- 2.3.4. Sumador paralelo
- 2.3.5. Sumador serie
- 2.3.6. Sumador – restador
- 2.3.7. Unidad aritmético lógica

### **2.4. Bloques MSI**

- 2.4.1. Introducción
- 2.4.2 Decodificadores / codificadores
- 2.4.3 Multiplexores / Demultiplexores
- 2.4.4 Convertidores
- 2.4.5 Comparadores
- 2.4.6 Detectores y generadores de paridad
- 2.4.7 Análisis y SÍNTESIS con bloques MSI

### **Relación problemas tema 2**

### **3.- Bloques de Memoria**

- 3.1. Memorias de solo lectura (ROM)
  - 3.1.1 ROM programables
  - 3.1.2 Las ROM como módulos lógicos universales
- 3.2. Matrices Lógicas Programables. PAL y PLA

### ***UNIDAD TEMÁTICA II. LÓGICA SECUENCIAL***

### **4.- Síntesis de Circuitos Secuenciales Asíncronos**

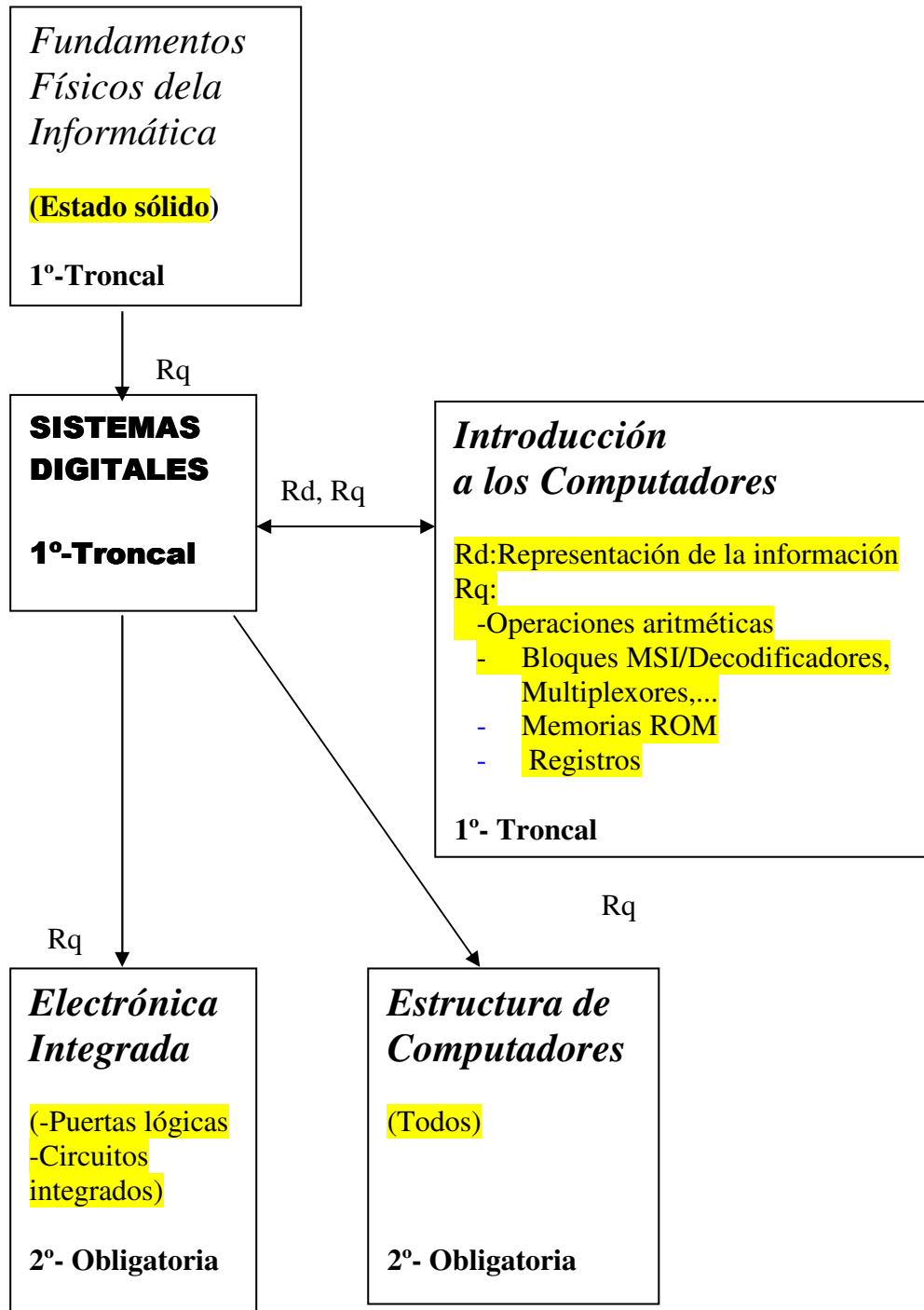
- 4.1 Introducción.
- 4.2 Clasificación de Circuitos secuenciales
- 4.3 Representación de Los Sistemas Secuenciales. Circuitos de Mealy y de Moore
  
- 4.4 Etapas/Síntesis de un Circuito Secuencial Asíncrono
  - 4.4.1 Diagrama de Estados y Tabla de Fases.
  - 4.4.2 Reglas de reducción y codificación de Estados Internos.
  - 4.4.3 Circuitos Combinacionales de entrada salida.
- 4.5 Ejemplos de síntesis.

#### **Relación de problemas Tema 4**

<p><b>5.- Biestables</b></p> <ul style="list-style-type: none"> <li>5.1 Definición</li> <li>5.2 Tipos <ul style="list-style-type: none"> <li>5.2.1 Biestable S-R</li> <li>5.2.2 Biestable T</li> <li>5.2.3 Biestable D</li> <li>5.2.4 Biestable J-K</li> </ul> </li> <li>5.3 Tiempos de establecimiento, mantenimiento y propagación</li> <li>5.4 Síntesis de Circuitos Secuenciales Asíncronos con Biestables</li> </ul> <p><b>Relación de problemas Tema 5</b></p>
<p><b>6.- Síntesis de Circuitos Secuenciales Síncronos</b></p> <ul style="list-style-type: none"> <li>6.1 Introducción</li> <li>6.2 Etapas/Síntesis</li> <li>6.3 Síntesis de un Circuito Secuencial Síncrono con entradas</li> <li>6.4 Síntesis de un Circuito Secuencial Síncrono sin entradas</li> </ul> <p><b>Relación de Problemas Tema 6</b></p>
<p><b>7.- Bloques secuenciales. Contadores y Registros</b></p> <ul style="list-style-type: none"> <li>7.1 Contadores <ul style="list-style-type: none"> <li>7.1.1 Generalidades</li> <li>7.1.2 Contadores Asíncronos/Diseño</li> <li>7.1.3 Contadores Zirconios/Síntesis</li> </ul> </li> <li>7.2 Registros <ul style="list-style-type: none"> <li>7.2.1 Concepto de Registros. Constitución</li> <li>7.2.2 Registros de Desplazamiento</li> <li>7.2.3 Aplicaciones</li> </ul> </li> </ul> <p><b>Relación de Problemas Tema 7</b></p>

<p><b>Prácticas de la Asignatura</b></p> <p>Práctica 1: Instrucción en el manejo del instrumental de laboratorio. Implementación de funciones lógicas con PUERTAS.</p> <p>Práctica 2: Síntesis de Circuitos Aritméticos, implementación de un sumador total de dos bits con puertas Discretas.</p> <p>Práctica 3: Implementación de una función lógica compleja con bloques MSI. Decd. 7442 y MUX 74151.</p> <p>Práctica 4: Instrucción sobre el uso de software de simulación de circuitos lógicos.</p> <p>Práctica 5: Circuitos Secuenciales Asíncronos. Diseño, Síntesis y Simulación de un Sistema Secuencial Asíncrono con Biestables SR.</p> <p>Práctica 6: Circuitos Secuenciales Síncronos. Diseño, Síntesis y Simulación con Biestables J-K.</p> <p>Práctica 7: Implementación del contador Reversible Mod.5 con Biestables JK 7476 y Puertas.</p>
---

Interrelación. Requisitos(Rq) y Redundancias(Rd)





<b>IV.1 Metodología Docente y plan de trabajo del estudiante</b>			
<b>Resumen. Actividades de enseñanza-aprendizaje</b>			
<b>Actividades Presenciales</b>	<b>Tipo</b>		<b>D</b>
1. Presentación de la asignatura	GG	C-E	1
2. Desarrollo y exposición de temas, descripción conceptual.	GG	T	23
3. Resolución de problemas de pizarra	GG	T-P	12
4. Prácticas de Laboratorio	S/L	P	15
5. Tutoría ECTS Complementaria	TutECTS	C-E	3
6. Tutoría ECTS, Programación tutelada de propuestas	ECTS	T-P	1
7. Exposición de Trabajo a propuestas ECTS	ECTS	Et	1
8. Realización del examen final	GG	T-P	3
<b>Resumen. Actividades de aprendizaje autónomo o Tutorizado</b>			
<b>Actividades no presenciales</b>			
9. Lectura previa de los resúmenes y relaciones de problemas escritos de cada tema y Guiones de Prácticas proporcionados antes de su impartición	NP	T-P	7
10. Asimilación e interiorización de los conceptos adquiridos en las clases teóricas	NP	T	26
11. Resolución autónoma de ejercicios propuesto y sugeridos en bibliografía	NP	T-P	14
12. Documentación y elaboración de trabajos a propuestas ECTS	NP	T-P	6
13. Elaboración de memorias de prácticas de Laboratorio	NP	P	3
14. Preparación de asistencia a tutorías complementarias para aclaración de dudas	NP	Tut	3
15. Preparación del examen final	NP	T-P	12

<b>IV.2 Metodología Docente y plan de trabajo del estudiante</b>					
<b>Detalle de Actividades de enseñanza aprendizaje</b>				<b>Vinculación</b>	
<b>Descripción y secuenciación de actividades</b>	<b>Tipo</b>		<b>D</b>	<b>Tema</b>	<b>Objetivo</b>
1. Presentación de la asignatura	GG	C-E	0,5	1-7	Todos
2. Encuesta de conocimientos previos	GG	C-E	0,5	1-7	Todos
3. Lectura previa de los resúmenes del tema	NP	T	0,5	1	2,7
4. Exposición sobre conceptos Digitales	GG	T	4	1	2,7
5. Estudio de los contenidos explicados	NP	T	4	1	2,5,7,11,23
6. Resolución de Problemas de Pizarra sobre conceptos Digitales	GG	T-P	1	1	2,5,7
7. Resolución autónoma de ejercicios propuestos y sugeridos en bibliografía	NP	T-P	2	1	2,5,7,11
8. Lectura previa de los resúmenes del tema	NP	T	0,5	2	2,7,11,23
9. Desarrollo teórico de Lógica Combinacional. Circuitos aritméticos. Bloques MSI	GG	T	5	2	2,7,11,23
10. Estudio de los contenidos explicados	NP	T	5	2	2,7,11,23
11. Lectura previa del guión de Prácticas	NP	P	0,5	Todos	2,7,11,23
12. Práctica 1. Instrucción en el manejo del instrumental de laboratorio. Implementación de funciones lógicas con Puertas	S/L	P	2	1-7	2,7,11,23
13. Resolución de Problemas de Pizarra relativos a Lógica Combinacional	GG	T-P	1	2	2,5,7,11
14. Resolución autónoma de ejercicios propuestos y sugeridos en bibliografía	NP	T-P	2	2	2,5,7,11
15. Preparación de asistencia a tutorías complementarias para aclaración de dudas	NP	Tut	1	1-2	Todos

16. Asistencia a tutorías complementarias para aclaración de dudas	Tut ECTS	C-E- T-P	1	1-2	Todos
17. Lectura previa del guión de Prácticas	NP	P	0,5	1-2	2,7,11,23
18. Práctica 2. Síntesis de Circuitos Aritméticos, implementación de un sumador total de dos bits con puertas Discretas	S/L	P	2	2	2,7,11,23
19. Ordenación de resultados obtenidos en el laboratorio, conclusiones y redacción de las mismas	NP	P	0,5	2	2,7,11,23
20. Lectura previa de los resúmenes del tema	NP	T	0,5	3	2,7,11,23
21. Exposición teórica sobre Dispositivos Lógicos Programables	GG	T	1	3	2,7,11,23
22. Desarrollo de diseños con PLD y discusión en clase	GG	T-P	1	3	2,5,7,11,23
23. Estudio de los contenidos explicados	NP	T	2	3	2,5,7,11,23
24. Lectura previa de los resúmenes del tema	NP	T	0,5	4	2,5,7,11,12,22,23
25. Exposición teórica sobre conceptos relativos a la Síntesis de Circuitos Secuenciales Asíncronos	GG	T	5	4	2,5,7,11,12,22,23
26. Estudio de los contenidos explicados	NP	T	5	4	2,5,7,11,12,22,23
27. Lectura previa del guión de Prácticas	NP	P	0,5	2	2,7,11,23
28. Práctica 3. Realización de una práctica de laboratorio de implementación de una función lógica compleja con bloques MSI. Decd. 7442 y MUX 74151	S/L	P	2	2	2,7,11,23
29. Ordenación de resultados obtenidos en el laboratorio, conclusiones y redacción de las mismas	NP	P	0,5	2	2,7,11,23
30. Resolución de Problemas de Pizarra relativos a sistemas secuenciales Asíncronos	GG	T-P	4	4	2,5,7,11
31. Resolución autónoma de ejercicios propuestos y sugeridos en bibliografía	NP	T-P	3	4	2,5,7,11
32. Lectura previa del guión de Prácticas	NP	P	0,5	4	2,7,11,23
33. Práctica 4. Instrucción sobre el uso de software de simulación de circuitos lógicos	S/L	P	3	Todos	2,7,11,23
34. Lectura previa de los resúmenes del tema	NP	T	0,5	5	2,7,11,23
35. Exposición teórica sobre Biestables	GG	T	2	5	2,7,11,23
36. Estudio de los contenidos explicados	NP	T	3	5	2,7,11,23
37. Resolución de Problemas de Pizarra relativos a sistemas secuenciales Asíncronos con Biestables	GG	T-P	1	5	2,5,7,11
38. Resolución autónoma de ejercicios propuestos y sugeridos en bibliografía	NP	T-P	4	5	2,5,7,11
39. Preparación de asistencia a tutorías complementarias para aclaración de dudas	NP	Tut	1	3-4-5	Todos
40. Asistencia a tutorías complementarias para aclaración de dudas	Tut ECTS	C-E- T-P	1	3-4-5	Todos
41. Lectura previa del guión de Prácticas	NP	P	0,5	5	2,7,11,23
42. Práctica 5. Circuitos Secuenciales Asíncronos. Diseño, Síntesis y Simulación con Biestables S-R	S/L	P	2	4-5	2,7,11,23
43. Ordenación de resultados obtenidos en el laboratorio, conclusiones y redacción de las mismas	NP	P	0,5	5	2,7,11,23
44. Tutoría ECTS, Programación tutelada de propuestas	ECTS	C-E	1	Todos	Todos
45. Lectura previa de los resúmenes del tema	NP	T	0,5	6	2,5,7,11,12,22,23
46. Exposición teórica sobre Síntesis de Circuitos Secuenciales Síncronos	GG	T	4	6	2,5,7,11,12,22,23
47. Estudio de los contenidos explicados	NP	T	5	6	2,5,7,11,12,22,23
48. Resolución de Problemas de Pizarra relativos a Circuitos Secuenciales Síncronos	GG	T-P	3	6	2,5,7,11
49. Resolución autónoma de ejercicios propuestos y sugeridos en bibliografía	NP	T-P	4	6	2,5,7,11
50. Lectura previa del guión de Prácticas	NP	P	0,5	6	2,7,11,23
51. Práctica 6. Circuitos Secuenciales Síncronos. Diseño,	S/L	P	2	6	2,7,11,23

Síntesis y Simulación con Biestables J-K					
52. Ordenación de resultados obtenidos en el laboratorio, conclusiones y redacción de las mismas	NP	P	0,5	6	2,7,11,23
53. Lectura previa de los resúmenes del tema	NP	T	0,5	7	2,5,7,11,12,22,23
54. Exposición teórica sobre Bloques secuenciales. Contadores y Registros	GG	T	2	7	2,5,7,11,12,22,23
55. Estudio de los contenidos explicados	NP		2	7	2,5,7,11,12,22,23
56. Resolución de Problemas de Pizarra relativos Contadores y Registros	GG	T-P	1	7	2,5,7,11
57. Resolución autónoma de ejercicios propuestos y sugeridos en bibliografía	NP	T-P	3	7	2,5,7,11
58. Lectura previa del guión de prácticas	NP	P	0,5	7	2,7,11,23
59. Práctica 7. Implementación del contador reversible Modulo 5 con Biestables J-K 7476 y Puertas	S/L	P	2	7	2,7,11,23
60. Recopilación de conclusiones y Síntesis del trabajo realizado en el laboratorio. Elaboración de la Memoria de Prácticas	NP	T	3	Todos	Todos
61. Documentación y elaboración de trabajos a propuestas ECTS	NP	T-P	6	Todos	Todos
62. Tutoría ECTS, Exposición oral del trabajo	ECTS	Et	1	Todos	Todos
63. Preparación de asistencia a tutorías complementarias para aclaración de dudas	NP	Tut	1	Todos	Todos
64. Asistencia a tutorías complementarias para aclaración de dudas	Tut ECTS	C-E- T-P	1	Todos	Todos
65. Preparación del examen final	NP	T-P	12	Todos	Todos
66. Examen Final	GG	T-P	3	1-7	Todos

<i>Distribución del Tiempo (ECTS)</i>			<i>Dedicación del Alumno</i>		<i>Dedicación Profesor</i>	
<i>Distribución de actividades</i>		Nº alum.	H. pres.	H. no pres.	H. pres.	H. no pres.
<b>Grupo Grande</b> (más de 20 Al)	Coor/Eval	32	1	-	1	5
	Teóricas	32	23	26	23	23
	Teoría/Práct.	32	15	21	15	-
	<b>Subtotal</b>	<b>32</b>	<b>39</b>	<b>57</b>	<b>39</b>	<b>28</b>
<b>Seminario/ Laboratorio</b> (6-20 Al)	Coor/Eval	8	-	-	-	-
	Teóricas	8	3	-	12	8
	Prácticas	8	12	3	48	10
	<b>Subtotal</b>	<b>8</b>	<b>15</b>	<b>3</b>	<b>60</b>	<b>18</b>
<b>Tutoría ECTS</b> (1-5 Al)	Coor/Eval	4	1	-	8	9
	Teóricas	4	-	6	-	2
	Et	4	1	-	8	5
<b>Tutoría ECTS Compl.</b> (5 Al)	Tut	4	3	3	24	10
	<b>Subtotal</b>	<b>4-5</b>	<b>5</b>	<b>9</b>	<b>40</b>	<b>26</b>
<b>Preparación examen</b>	<b>Subtotal</b>			<b>12</b>		<b>8</b>
<b>Totales</b>			<b>59 (2,36 ECTS)</b>	<b>72 (2,84 ECTS)</b>	<b>139</b>	<b>80</b>

<b>V Evaluación</b>		
<b><u>Criterios de evaluación</u></b>	<b><i>Vinculación</i></b>	
<b><i>Descripción</i></b>	<b><i>Objetivo</i></b>	<b><i>CC</i></b>
1. Demostrar la capacidad para analizar y diseñar sistemas electrónicos digitales que permitan malipular digitalmente el mundo analógico	6, 9, 10, 12	70%
2. Demostrar la destreza suficiente para implementar físicamente en el laboratorio los diseños digitales proyectados	8, 11, 12, 13	(N.R) 0 a 10%
3. Demostrar la capacidad suficiente para, haciendo uso de la bibliografía adecuada y trabajando en grupo, desarrollar un trabajo relativo a la materia sobre una propuesta concreta del profesor	1, 8, 9, 11, 12, 13	(N.R) 0 a 20%
4. Exponer con claridad los conocimientos adquiridos en el aprendizaje de la materia	8, 13	

<b><u>Actividades e Instrumentos de Evaluación:</u></b>	
La asignatura se divide en una parte Teórica y otra Práctica.	
<b><i>Evaluación de la parte teórica, Examen Final:</i></b>	<b><i>Ponderación</i></b>
Se realizará una prueba escrita estructurada en forma apartados que incluirán: <ul style="list-style-type: none"> <li>• 3 ejercicios o problemas de aplicación, síntesis/diseño o análisis, de las distintas familias de circuitos lógicos de dificultad adecuada a las capacidades que debe adquirir el alumno</li> </ul> La corrección se realizará sobre una puntuación de 10. Cada apartado tendrá asignada una puntuación que figurará junto a los enunciados.	70%
<b><i>Evaluación de la parte práctica:</i></b>	
<b><i>Prácticas de Laboratorio</i></b>	
Se considera obligatoria la asistencia al laboratorio, siendo preciso redactar una memoria de las practicas realizadas, que se calificará en función de su ejecución como Apto, Apto+ ó Apto ++.	0-10%
<b><i>Trabajo Tutorizado</i></b>	
Se deberá realizar un trabajo tutorizado, monográfico en grupo relacionado con la materia, con desarrollo técnico y exposición individual de resultados.	0-20%
<b><u>Criterios generales de aptitud</u></b>	
<ul style="list-style-type: none"> <li>• Para <b><u>aprobar la asignatura</u></b> es necesario obtener la calificación mínima de Apto en la memoria de prácticas, tener aprobada la parte teórica y realizar la exposición del trabajo monográfico</li> <li>• La <b><u>nota final</u></b>, una vez superado el punto anterior, será la obtenida en la parte teórica más 0,5 puntos si la calificación obtenida en la parte práctica es Apto +, ó más 1 punto si fuese Apto ++.</li> <li>• La exposición del trabajo monográfico podrá elevar la nota final un máx. de 2 p.</li> </ul>	

## VI Bibliografía Recomendada

### TEORIA y PROBLEMAS

- T.L. FLOYD , Fundamentos de Sistemas Digitales, Editorial: Prentice Hall(7ª Edición).
- A.LLORIS-A.PRIETO, Sistemas Digitales, Editorial Mc Graw Hill.
- CHARLES H. ROTH, Jr, Fundamentos de Diseño Lógico, Editorial Thomson(5ª Edición).
- JAVIER GARCÍA ZUBÍA, Problemas Resueltos de Electrónica Digital, Ed. Thomson
- J.Mª ANGULO-J.GATCÍA, Sistemas Digitales y Tecnología de Computadores,Ed. Paraninfo.
- M.A,VEGA-J.M.SÁNCHEZ,Introducción a los Sistemas Digitales,Ed. Manuales UEX(nº 42)
- R.L. TOKHEIM, Principios Digitales, Editorial: Mc.Graw – Hill.
- E. MANDADO, Sistemas Electrónicos Digitales, Editorial: Marcombo.
- F. ALDANA, R. ESPARZA, P.M. MARTÍNEZ, Electrónica Industrial: técnicas digitales. Editorial: Marcombo.(agotado)
- J.M. ANGULO Electrónica Digital Moderna, Editorial: Paraninfo.
- M. N. HORENSTEIN, Circuitos y Dispositivos Microelectrónicas, Editorial: Pearson Education..
- J. P. HAYES. Diseño Lógico Digital. Addison-Wesley.
- H: TAUB – D. SCHILLING, Electrónica Digital Integrada, Editorial: Marcombo.

#### **Codigos:**

CET Competencias específicas del título (Libro blanco de la titulación, tarea 3.1)

**Tipos de actividades:** GG (Grupo grande); S/L (Seminario-Laboratorio); ECTS (Tutoría ECTS); C-E (Coordinación Evaluación); NP (No Presenciales); Tut (Tutorías complementarias); T (Teoría de carácter expositivo, desarrollo de conceptos y procedimientos de análisis/diseño); T-P (Problemas de pizarra con aplicación de procedimientos adquiridos en T); P (Prácticas de Laboratorio, implementación y desarrollos con componentes reales); Et (Exposición de Trabajos); D (Duración de sesiones, establecidas en horas, 50 minutos netos)

CC (Criterios de Calificación, ponderación del criterio de evaluación en la calificación definitiva)

NR (Actividad no recuperable en evaluación extraordinaria)