

# Modelo de Plan Docente de una materia



## I. Descripción y contextualización

<i>Identificación y características de la materia</i>				
<i>Denominación y código</i>	Introducción a la Electrónica Digital			
<i>Curso y Titulación</i>	1º Ing. Técnico en Telecomunicación, Telemática (225 LRU)			
<i>Área</i>	Electrónica			
<i>Departamento</i>	Electrónica e Ing. Electromecánica			
<i>Tipo</i>	TR (4,5T+1,5P Crt. LRU)			
<i>Coefficientes</i>	Practicidad: 3 (medio-alto)		Agrupamiento: 2 (medio)	
<i>Duración ECTS (créditos)</i>	Segundo Cuatrimestre		4,8 ECTS (120 h)	
<i>Distribución ECTS (rangos)</i>	Grupo Grande: 26%	Seminario-Lab.: 12%	Tutoría ECTS: 7%	No presenciales: 55%
	31 h	15 h	8 h	66 h
<i>Descriptor (según BOE)</i>	1C, “Circuitos Electrónicos Digitales: Familias Lógicas, Subsistemas combinacionales y secuenciales, Interfaces Analógico-Digitales”.			
<i>Coordinador-Profesor/es</i>	Juan Carlos Peguero Chamizo			
<i>Tutorías complementarias (1)</i>	Desp. Secretario Docente	2580	jcpeg@unex.es	
<i>Tutorías complementarias (2)</i>				

## *Contextualización profesional*

### *Conexión con los perfiles profesionales de la Titulación*

El descriptor de la asignatura indica los siguientes contenidos: “Circuitos Electrónicos Digitales: Familias Lógicas, Subsistemas combinacionales y secuenciales, Interfaces Analógico-Digitales.

En si misma, la asignatura contempla el desarrollo de la capacidad de análisis de problemas del mundo real y la posibilidad de su traducción a las leyes del mundo digital. Por todo ello predispone al alumno, no solo al aprendizaje de los recursos tecnológicos que van asociados a la enseñanza de la electrónica, sino también a la necesidad de aplicarlos buscando la alternativa más eficiente, económica y prácticamente hablando.

De los perfiles profesionales considerados en la titulación, se estima una mayor relación con:

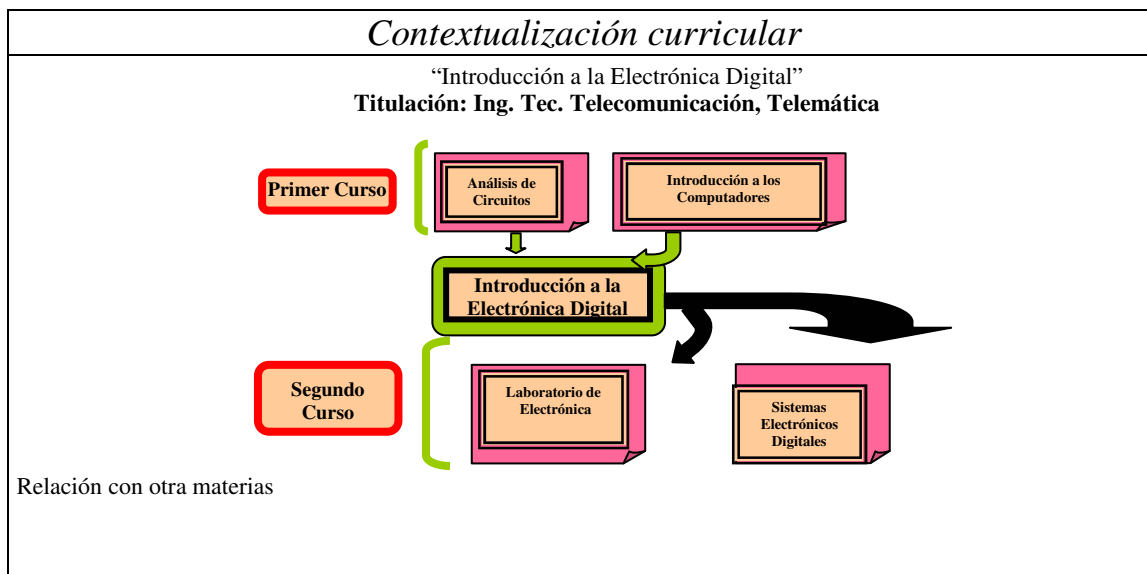
- Ingeniería de Redes y Sistemas. En este campo quedan incluidos todos los perfiles de profesionales cuya actividad esté relacionada con la puesta en marcha y el correcto funcionamiento de cualquier red de comunicaciones, sobre todo con los subperfiles:
  - Planificación, despliegue, mantenimiento y gestión, operación, integración de tecnologías, etc., para entornos LAN, MAN, WAN, que pueden hacer uso tanto de tecnologías de cable como inalámbricas, así como Internet/Intranets, etc. Para la prestación tanto de servicios de voz como de datos para diversas aplicaciones, desde servicios comunes de Internet hasta otros más sofisticados como podrían ser las actividades relacionadas con el despliegue y la operación con las redes de telecomunicaciones en urbanizaciones, polígonos industriales, viviendas o las redes de telefonía móvil privadas (Servicio Móvil Terrestre) para flota de vehículos, etc.
  - Supervisión, participación o asistencia técnica en desarrolladores y suministradores de equipos y sistemas de telecomunicación.
  - Elaboración de Proyectos de Infraestructuras comunes de telecomunicación en edificios (ICT).

## *Contextualización curricular*

### *Conexión con las competencias genéricas y específicas del Título*

Las competencias específicas de formación disciplinal y profesional del ámbito de estudio con relación a los perfiles profesionales definidos anteriormente son:

- Se trata de una asignatura directamente involucrada con el diseño lógico, y en el mundo tecnológico actual, de él depende en gran medida la instalación y gestión de redes de comunicaciones, de ahí su relación con la CET3.
- Por otra parte, por su componente informática, capacita notablemente para la colaboración en los proyectos de Ingeniería y desarrollo de software de comunicaciones, CET4.
- Su alto grado de aplicación práctica contribuirá a la formación de los futuros ingenieros Telemáticos en las Operaciones y mantenimiento de infraestructuras, CET5, así como en las posibilidades de Innovación, en lo que respecta a la Adaptación o incorporación de nuevas tecnologías TIC a los procesos productivos de la empresa, CET6, y la Planificación y evaluación de prestaciones de redes, sistemas y servicios telemáticos, CET7.
- Finalmente, la necesidad de adquirir hábitos y estructuras metodológicas para la sistematización lógica, la relacionan con la Especificación formal e ingeniería de protocolos, CET8.



## II. Objetivos

<i>Relacionados con competencias académicas y disciplinares</i>	<i>Vinculación CET</i>
• Aclarar concluyentemente la diferencia entre el mundo analógico y el digital.	4
• Sentar las bases de los circuitos combinacionales y secuenciales.	3, 4
• Adquirir la Capacidad para expresar las funciones booleanas en sus diferentes formas algebraicas y manipularlas a conveniencia usando las herramientas adecuadas.	3, 4
• Conocer las estructuras de los PLD y sus aplicaciones para los distintos tipos clasificados.	4, 5, 6
• Entender el funcionamiento de los Circuitos Secuenciales, tanto Asíncronos como Síncronos.	3, 4
• Adquirir la capacidad para, en función de la complejidad, valorar el tipo C. S. óptimo para la aplicación requerida.	4, 6, 7
• Conocer y entender el funcionamiento de los circuitos electrónicos conversores más comunes D/A y A/D, así como conocer los parámetros que los caracterizan.	4, 6, 7
• Adquirir la capacidad para identificar valorar y problemas de ingeniería de telecomunicación, comunicándose de forma efectiva en el vocabulario profesional.	3, 5, 7, 8

<i>Relacionados con otras competencias personales y profesionales</i>	<i>Vinculación CET</i>
• Definir los tipos de sistemas que permiten expresar digitalmente cualquier aplicación que del mundo analógico se pretenda manipular.	4, 6
• El alumno debe conocer los principales tipos de circuitos electrónicos lógicos	3, 5
• Adquirir la capacidad de diseñar y plasmar en un proyecto sistemas electrónicos digitales, implementando físicamente los diseños propuestos.	3, 7
• Desarrollar la capacidad de dimensionar y relativizar los problemas, aplicando resultados menores en la consecución de proyectos más ambiciosos.	8
• Trabajar en equipo	7

### III. Contenidos

<i>Secuenciación de bloques temáticos y temas</i>
<i>Unidad temática I</i>
<b>1.- Introducción a los conceptos digitales.</b>
1.1.- Magnitudes analógicas y digitales 1.2.- Dígitos binarios, niveles lógicos y formas de onda digitales 1.2.1 Números Decimales y números Binarios. 1.2.2.- Dígitos binarios 1.3.- Circuitos Combinacionales y Secuenciales 1.4.- Variables y operadores lógicos. puertas lógicas. Álgebra de Boole. 1.5.- Funciones lógicas. Tablas de verdad. Formas Canónicas. 1.5.1.- Formas canónicas de una función lógica. 1.6.- Minimización de funciones lógicas (u optimización o simplificación) 1.6.1.-Simplificación mediante el Álgebra de Boole 1.6.2.-Mapas de karnaugh 1.7.- Implementación de funciones lógicas con puertas 1.8.- Circuitos integrados digitales.
<b>Relación de Problemas Tema 1</b>
<b>2.- Funciones de la lógica combinatorial</b>
2.1 Síntesis de Circuitos Combinacionales 2.2 Aplicaciones de los Circuitos Combinacionales 2.2.1 Sumadores Básicos 2.2.2 Sumadores binarios en paralelo 2.3 Decodificadores 2.4 Implementación de Funciones Lógicas con decodificadores. 2.5 Codificadores. 2.6 Multiplexadores (C.I. 74151) Y Demultiplexadores.
<b>Relación Problemas Tema 2</b>
<b>3.- Dispositivos Lógicos Programables</b>
3.1 Matrices Programables. 3.1.1 Clasificación de los PLDS. 3.2 Matriz Lógica Programable PAL. 3.2.1 Lógica de salida de una PAL. 3.3 Matriz Genérica Programable GAL.

***Unidad temática II***

**4.- Circuitos Secuenciales Asíncronos**

- 4.1 Introducción.
- 4.2 Circuitos Secuenciales Asíncronos.
  - 4.2.1 Diagrama de Flujo y Tabla de Fases.
  - 4.2.2 Reglas de reducción y codificación de Estados Internos.
  - 4.2.3 Circuitos Combinacionales de entrada salida.
- 4.3 Ejemplos de síntesis.

**Relación de problemas Tema 4**

**5.- Biestables, Circuitos Secuenciales Síncronos, Contadores y Registros de Desplazamiento**

- 5.1 Diseño y síntesis de circuitos Secuenciales Síncronos.
- 5.2 Biestables
- 5.3 Biestables Síncronos
- 5.4 Síntesis de circuitos Secuenciales Síncronos.
  - 5.4.1 Diagrama de Flujo, Tabla de Fases y de Fusión
  - 5.4.2 Codificación de Variables Internas y Tabla de Verdad
- 5.5 Contadores
- 5.6 Registros de Desplazamiento

**Relación de problemas Tema 5**

***Unidad temática III***

**6.- Convertidores Digital Analógico y Analógico Digital**

- 6.1.- Señales Analógicas y Señales Digitales
- 6.2.- Conversión Digital-Analógica (D/A)
- 6.3.- Conversión Analógica-Digital (A/D)
- 6.4.- Errores en la conversión A/D y D/A

**Relación de Problemas Tema 6**

**7.- Familias Lógicas, Caracterización de Circuitos Integrados**

- 7.1 Lógica Integrada.
- 7.2 Familias Lógicas Bipolares
- 7.3 Lógica Integrada MOS
- 7.4 Compatibilidad Lógica-Eléctrica entre Tecnologías.

**Relación de Problemas Tema 7**

### *Prácticas de la Asignatura*

Práctica 1: Descripción del entrenador lógico. Implementación de funciones lógicas mediante Circuitos Combinacionales.

Práctica 2: Síntesis de Circuitos Aritméticos, implementación de un sumador total de dos bits con puertas Discretas.

Práctica 3: Decodificadores y Mux. Análisis e implementación de una función lógica compleja con Decd. 7442 y MUX 74151.

Práctica 4: Circuitos Secuenciales Asíncronos. Diseño, Síntesis y Simulación de un Sistema Secuencial Asíncrono con Biestables SR.

Práctica 5: Circuitos Secuenciales Síncronos. Diseño, Síntesis y Simulación de un Contador Reversible Mod. 5 con biestables JK ser-clear.

Práctica 6: Implementación del contador Reversible Mod.5 con Biestables JK 7476 y Puertas.

Práctica 7: Diseño de un conversor Digital–Analógico DAC con ponderación Binaria.

### *Interrelación*

<i>Requisitos (Rq) y Redundancias (Rd)</i>		<i>Tema</i>	<i>Procedencia</i>
Conocimientos básicos de Teoría de Circuitos	Rq	6,7	Análisis de Circuitos (1er Cuatr. 1º)
Códigos Binarios, Aritmética Binaria	Rq	2,6	Transmisión de Datos (1er Cuatr. 1º)
Introducción y caracterización de familias lógicas e Interfaces A/D D/A	Rd	6,7	Laboratorio de Electrónica (2º Cuatr. 2º)
Interfaces A/D D/A, autómatas programables	Rd	3, 6, 7	Sistemas Electrónicos Digitales (Anual 2º)

## IV.1 Metodología docente y plan de trabajo del estudiante

<i>Actividades de enseñanza-aprendizaje</i>				<i>Vinculación</i>	
<i>Descripción y secuenciación de actividades</i>	<i>Tipo<sup>i</sup></i>		<i>D<sup>ii</sup></i>	<i>Tema</i>	<i>Objet.</i>
1. Presentación de la asignatura	GG	C-E	0,5	1-7	Todos
2. Encuesta de conocimientos previos	GG	C-E	0,5	1-7	Todos
3. Lectura previa de los resúmenes del tema	NP	TII	0,5	1	1, 3, 9
4. Exposición sobre conceptos Digitales, <b>TEMA I</b>	GG	TII	2	1	1, 3, 9
5. Resolución de Problemas de Pizarra, <b>TEMA I</b>	GG	PIV	1	1	1, 3, 9
6. Estudio de los contenidos explicados	NP	TII	2	1	1, 3, 9
7. Lectura previa de los resúmenes del tema	NP	TII	0,5	2	2, 3, 9
8. Desarrollo teórico de Lógica Combinacional, <b>TEMA II</b>	GG	TII	2	2	1, 2, 3, 9, 10
9. Estudio de los contenidos explicados	NP	TII	3	2	1, 2, 3, 9, 10
10. Planificación del estudio, orientación bibliográfica, <b>I, II</b>	S/L	TIII	1	1-2	2, 10, 11, 12
11. Lectura previa del guión de Prácticas	NP	TII	0,5	Todos	8, 10, 11, 12, 13
12. Instrucción en el manejo del instrumental de laboratorio. <b>Pr- 1</b>	S/L	PV	2	1-7	8, 10, 11, 12, 13
13. Revisión de las técnicas aprendidas, conclusiones y redacción de las mismas	NP	PV	0,5	1-7	8, 10, 11, 12, 13
14. Resolución de Problemas de Pizarra relativos a Lógica Combinacional, <b>TEMA II</b>	GG	PIV	1	2	1, 2, 3, 9, 10
15. Resolución autónoma de ejercicios propuestos y sugeridos en bibliografía	NP	PIV	2	2	1, 2, 3, 9, 10
16. Asistencia a tutorías para aclaración de dudas y presentación (por grupo) de resultados de problemas de refuerzo, <b>I, II</b>	Tut ECTS	Tut	1	1-2	2, 3

17. Lectura previa del guión de Prácticas	NP	TII	0,5	1-2	8, 10, 11 12,13
18. Síntesis de Circuitos Aritméticos, implementación de un sumador total de dos bits con puertas Discretas. <b>Pr- 2</b>	S/L	PV	2	2	8, 10, 11 12,13
19. Ordenación de resultados obtenidos en el laboratorio, conclusiones y redacción de las mismas	NP	PV	0,5	2	8, 10, 11 12,13
20. Lectura previa de los resúmenes del tema	NP	TII	0,5	3	4, 9, 10
21. Exposición teórica sobre Dispositivos Lógicos Programables, <b>TEMA III</b>	GG	TII	1	3	4, 9,10
22. Desarrollo de diseños con PLD y discusión en clase	GG	PIII	1	3	4, 9,10
23. Estudio de los contenidos explicados	NP	TII	2	3	4, 9, 10
24. Lectura previa de los resúmenes del tema	NP	TII	0,5	4	5, 9, 10
25. Exposición teórica sobre conceptos relativos a circuitos Secuenciales, <b>TEMA IV</b>	GG	TII	3	4	5, 9, 10
26. Desarrollo de diseños tipo con circuitos secuenciales Asincronos	GG	PIII	1	4	5, 6, 9, 10, 11, 12
27. Estudio de los contenidos explicados	NP	TII	3	4	5, 6, 9, 10
28. Lectura previa del guión de Prácticas	NP	TII	0,5	2	8, 10, 11 12,13
29. Realización de una práctica de laboratorio de implementación de una función lógica compleja con bloques MSI. Decd. 7442 y MUX 74151. <b>Pr- 3</b>	S/L	PV	2	2	8, 10, 11 12,13
30. Ordenación de resultados obtenidos en el laboratorio, conclusiones y redacción de las mismas	NP	PV	0,5	2	8, 10, 11 12,13
31. Tutoría ECTS, Coordinación y planteamiento de propuestas de trabajo aplicado. <b>ECTS 1</b>	ECTS	C-E	1	1-7	8, 9, 11, 12, 13
32. Resolución de Problemas de Pizarra relativos a sistemas secuenciales Asíncronos, <b>TEMA IV</b>	GG	PIV	2	4	5, 6, 9, 10, 11, 12
33. Resolución autónoma de ejercicios propuestos y sugeridos en bibliografía	NP	PIV	3	4	5, 6, 9, 10, 11, 12
34. Asistencia a tutorías para aclaración de dudas y presentación (por grupo) de resultados de problemas de refuerzo, <b>III, IV</b>	Tut ECTS	Tut	1	3-4	4
35. Lectura previa de los resúmenes del tema	NP	TII	0,5	5	6, 9, 10
36. Exposición teórica sobre el diseño de circuitos Secuenciales Síncronos, <b>TEMA V</b>	GG	TII	3	5	6, 9, 10
37. Lectura previa del guión de Prácticas	NP	TII	0,5	4	8, 10, 11 12,13
38. Instrucción sobre el uso de software de simulación de circuitos lógicos. Diseño, Síntesis y Simulación de un Sist. Secuencial Asíncrono con Biestables SR. <b>Pr- 4</b>	S/L	PV	2	4	8, 10, 11 12,13
39. Ordenación de resultados obtenidos en el laboratorio, conclusiones y redacción de las mismas	NP	PV	0,5	4	8, 10, 11 12,13
40. Desarrollo de diseños tipo con circuitos secuenciales Síncronos	GG	PIII	1	5	5, 6, 9, 10, 11, 12
41. Estudio de los contenidos explicados	NP	TII	3	5	5, 6, 9, 10
42. Planificación del estudio, orientación bibliográfica	S/L	TIII	1	3-4-5	3, 5, 6, 10, 11, 12
43. Resolución de Problemas de Pizarra relativos a sistemas secuenciales Síncronos, <b>TEMA V</b>	GG	PIV	2	5	5, 6, 9, 10, 11, 12

44. Elección de trabajo de grupo ECTS	NP	TII	2	1-7	8, 9, 11, 12, 13
45. Resolución autónoma de ejercicios propuestos y sugeridos en bibliografía	NP	PIV	4	5	5, 6, 9, 10, 11, 12
46. Lectura previa del guión de Prácticas	NP	TII	0,5	5	8, 10, 11, 12, 13
47. Diseño, Síntesis y Simulación de un Contador Reversible Mod. 5 con biestables JK ser-clear. Implementación física en el laboratorio. <b>Pr-5</b>	S/L	PV	2	5	8, 10, 11, 12, 13
48. Ordenación de resultados obtenidos en el laboratorio, conclusiones y redacción de las mismas	NP	PV	0,5	5	8, 10, 11, 12, 13
49. Tutoría ECTS, Programación tutelada de propuestas <b>ECTS 2</b>	ECTS	PVI	1	1-5	8, 9, 11, 12, 13
50. Lectura previa de los resúmenes del tema	NP	TII	0,5	6	7, 9, 10
51. Exposición teórica, Conversión A/D–D/A, <b>TEMA VI</b>	GG	TII	1	6	7, 9, 10
52. Desarrollo de diseños tipo y discusión en clase	GG	PIII	1	6	7, 9, 10, 11, 12
53. Estudio de los contenidos explicados	NP	TII	2	6	7, 9, 10
54. Asistencia a tutorías para aclaración de dudas y presentación (por grupo) de resultados de problemas de refuerzo, <b>V, VI</b>	Tut ECTS	Tut	1	5-6	7
55. Lectura previa del guión de Prácticas	NP	TII	0,5	5-6	8, 10, 11, 12, 13
56. Diseño de un conversor Digital–Analógico DAC con ponderación Binaria acoplable al contador diseñado en la práctica 5. <b>Pr- 6</b>	S/L	PV	2	5-6	8, 10, 11, 12, 13
57. Ordenación de resultados obtenidos en el laboratorio, conclusiones y redacción de las mismas	NP	PV	0,5	6	8, 10, 11, 12, 13
58. Documentación y desarrollo de propuestas ECTS	NP	TII	5,5	1-7	8, 9, 11, 12, 13
59. Lectura previa de los resúmenes del tema	NP	TII	0,5	7	9, 10
60. Exposición teórica, Familias Lógicas, <b>TEMA VII</b>	GG	TII	3	7	9, 10
61. Estudio de los contenidos explicados	NP	TII	2	7	9, 10
62. Planificación del estudio, orientación bibliográfica <b>VI, VIII</b>	S/L	TIII	1	6-7	3, 5, 6, 10, 11, 12
63. Resolución de Problemas de Pizarra relativos a Familias Lógicas, <b>TEMA VII</b>	GG	PIV	2	7	9, 10, 11, 12
64. Resolución autónoma de ejercicios propuestos y sugeridos en bibliografía	NP	PIV	3	5	9, 10, 11, 12
65. Recopilación de conclusiones y Síntesis del trabajo realizado en el laboratorio. Elaboración de la Memoria de Prácticas	NP	TII	3	1-7	8, 10, 11, 12, 13
66. Tutoría ECTS, Exposición oral del trabajo	ECTS	PVI	1	1-7	Todos
67. Asistencia a tutorías para aclaración de dudas y presentación (por grupo) de resultados de problemas de refuerzo, <b>I-VII</b>	Tut ECTS	Tut	2	1-7	Todos
68. Preparación del examen final	NP	PVII	12	1-7	Todos
<b>69. Examen Final</b>	GG	PVII	3	1-7	Todos



## IV.2 Metodología docente y plan de trabajo del estudiante

<i>Resumen. Actividades de enseñanza-aprendizaje</i>			
<i>Actividades Presenciales</i>	<i>Tipo</i>		<i>D</i>
1. Presentación de la asignatura	GG	C-E	1
2. Desarrollo y exposición de temas, descripción conceptual.	GG	TII	15
3. Resolución de problemas de pizarra	GG	PIV	8
4. Aplicación de procedimientos de diseño y análisis de sistemas y circuitos digitales.	GG	TIII	4
5. Prácticas de Laboratorio	S/L	PV	12
6. Tutoría ECTS, Coordinación y planteamiento de propuestas de trabajo aplicado	ECTS	C-E	1
7. Tutoría ECTS, Programación tutelada de propuestas	ECTS	PVI	1
8. Tutoría ECTS, Exposición de trabajos	ECTS	PVI	1
9. Planificación del estudio, orientación bibliográfica	S/L	TIII	3
10. Asistencia a tutorías para aclaración de dudas y presentación (por grupo) de resultados de problemas de refuerzo	Tut ECTS	Tut	5
11. Realización del examen final	GG	PVII	3
<i>Resumen. Actividades de aprendizaje autónomo o Tutorizado</i>			
<i>Actividades no presenciales</i>			
12. Lectura previa de los resúmenes y relaciones de problemas escritos de cada tema y Guiones de Prácticas proporcionados antes de su impartición	NP	TII	6,5
13. Asimilación e interiorización de los conceptos adquiridos en las clases teóricas	NP	TII	17
14. Resolución autónoma de ejercicios propuesto y sugeridos en bibliografía	NP	PIV	12
15. Coordinación, documentación y elaboración de trabajos a propuestas ECTS	NP	PVI	8,5
16. Elaboración de memorias de prácticas de Laboratorio	NP	PV	6
17. Preparación de tutorías complementarias para aclaración de dudas	NP	PVII	5
18. Preparación del examen final	NP	PVII	12

<i>Distribución del tiempo (ECTS)</i>			<i>Dedicación del alumno</i>		<i>Dedicación del profesor</i>	
<i>Distribución de actividades</i>		<i>Nº alumnos</i>	<i>H. presenc.s</i>	<i>H. no presenc.</i>	<i>H. presenc.</i>	<i>H. no presenc.</i>
Grupo grande (Más de 20 alumnos)	Coordinac./evaluac. (I)	15-20	1	-	1	5
	Teóricas (II y III)	15-20	15	20,5	18	23
	Prácticas (IV, V y VI)	15-20	15	12	17	-
	Subtotal	<b>15-20</b>	<b>31</b>	<b>32,5</b>	<b>36</b>	<b>28</b>
Seminario- Laboratorio (6-20 alumnos)	Coordinac./evaluac. (I)	15-20	-	-	-	-
	Teóricas (II y III)	15-20	3	-	6	5
	Prácticas (IV, V y VI)	15-20	12	9	24	6
	Subtotal	15-20	<b>15</b>	<b>9</b>	<b>30</b>	<b>11</b>
Tutoría ECTS (1-5 alumnos)	Coordinac./evaluac. (I)	4-7	1	-	3	6
	Teóricas (II y III)	4-7	1	2	3	2
	Prácticas (IV, V y VI)	4-7	1	6,5	3	3
	Subtotal		<b>3</b>	<b>8,5</b>	<b>9</b>	<b>11</b>
Tutoría comp. y preparación de ex. (VII)			5	16	4	10
Totales			<b>54 (2,16 ECTS)</b>	<b>66(2,64 ECTS)</b>	<b>79</b>	<b>60</b>

<i>Otras consideraciones metodológicas*</i>	
<b>Recursos y metodología de trabajo en las actividades presenciales</b>	
<ul style="list-style-type: none"> <li>• El Desarrollo y exposición de temas, descripción conceptual, se llevará a cabo mediante el uso de cañón de video, complementado con el uso de pizarra para demostraciones que requieran explicación explícita.</li> <li>• La Aplicación de procedimientos de Desarrollo y Análisis de diseños tipo, así como La resolución de problemas de pizarra se realizará en clase, usando la pizarra y el cañón de video cuando lo requiera el uso de herramientas CAD de simulación.</li> <li>• Las Prácticas de Laboratorio se realizarán en el laboratorio de electrónica, haciendo uso de la pizarra y el cañón de video para explicaciones y como apoyo instrumental.</li> <li>• Las Tutoría ECTS, se realizarán en espacios adecuados al n° de alumnos, haciendo uso de la pizarra y el cañón de video para mostrar conclusiones y explicaciones.</li> </ul>	
<i>Recursos y metodología de trabajo en las actividades semi-presenciales y no presenciales</i>	
<p>Mantenimiento de página WEB del profesor, donde se pone a disposición de los alumnos</p> <ul style="list-style-type: none"> <li>• El temario de la asignatura, con descarga habilitada de los temas teóricos impartidos en formato PDF, previo a la explicación en GG.</li> <li>• Las relaciones de problemas usadas como complemento práctico en cada tema y los guiones de prácticas.</li> <li>• Resumen actualizado, relativo a cada tres semanas, de la guía académica, así como los avisos de posibles incidencias que afecten a algunas de las actividades programadas, y todo lo que suponga algún reajuste de la guía propuesta inicialmente.</li> <li>• Se usará como cartel de anuncios para exposición de resultados de evaluaciones.</li> </ul>	
<i>Recursos y metodología de trabajo para los alumnos que no han alcanzado los requisitos</i>	
Se propone un seguimiento personalizado a dichos alumnos, en dos horas de tutoría convencional, tanto bibliográfico como con aporte de contenidos que solventen las carencias observadas.	
<i>Recursos y metodología de trabajo para desarrollar competencias transversales</i>	
Participación activa en la coordinación, con el conjunto de los profesores del resto de las asignaturas implicadas en el plan piloto.	

## V. Evaluación

<i>Criterios de evaluación*</i>	<i>Vinculación*</i>	
	<i>Objetivo</i>	<i>CC<sup>iii</sup></i>
1. Demostrar el conocimiento y comprensión de los conceptos básicos de electrónica Digital, las estructuras y los circuitos lógicos a nivel teórico y práctico.	1, 2, 3, 4, 5, 6, 7, 9 10	30%
2. Demostrar la capacidad para analizar y diseñar sistemas electrónicos digitales que permitan malipular digitalmente el mundo analógico	6, 9, 10, 12	50%
3. Demostrar la destreza suficiente para implementar físicamente en el laboratorio los diseños digitales proyectados	8, 11, 12, 13	10%
4. Demostrar la capacidad suficiente para, haciendo uso de la bibliografía adecuada y trabajando en grupo, desarrollar un trabajo relativo a la materia sobre una propuesta concreta del profesor	1, 8, 9, 11, 12, 13	10%
5. Exponer con claridad los conocimientos adquiridos en el aprendizaje de la materia	8, 13	

<i>Actividades e instrumentos de evaluación</i>		
<b>1 Examen Final</b>	<p>Se realizará una prueba escrita estructurada en forma apartados que incluirán:</p> <ul style="list-style-type: none"> <li>• 1 pregunta de conceptos teóricos con 3 apartados (30% de la nota)</li> <li>• 2 ejercicios o problemas de aplicación, diseño o análisis de dificultad adecuada a las capacidades que debe adquirir el alumno (50 % de la nota)</li> </ul> <p>La corrección se realizará sobre una puntuación de 10. Cada apartado tendrá asignada una puntuación que figurará junto a los enunciados.</p>	65%
<b>2 Problemas de refuerzo</b>	<p>Se encargará la resolución de “problemas de refuerzo” por grupos (5 estudiantes), cuya supervisión y control se llevará a cabo durante el tiempo asignado a tutorías ECTS.</p> <ul style="list-style-type: none"> <li>• Esta resolución será voluntaria, pero vinculará a todo el grupo al temario completo, debiendo manifestar la disponibilidad al trabajo previamente.</li> <li>• La asistencia a Tut ECTS no se considera obligatoria, aunque si evaluable, lo que supondrá un seguimiento estricto de las mismas.</li> </ul>	(N.R) 15%
<b>3 Prácticas de Laboratorio</b>	<p>Se considera <b>obligatoria</b> la asistencia al laboratorio, siendo preciso redactar una memoria de las practicas realizadas, que se calificará en función de su ejecución como Apto, Apto+ ó Apto ++.</p> <ul style="list-style-type: none"> <li>• La no asistencia injustificada al laboratorio (Actividades 12, 18, 31, 36, 49, 58) supondrá suspender la asignatura.</li> </ul>	(N.R) 10%
<b>4 Trabajo Tutorizado</b>	<p>Se deberá realizar un trabajo tutorizado, monográfico en grupo o individual relacionado con la materia, con desarrollo técnico y exposición de resultados.</p> <ul style="list-style-type: none"> <li>• La no asistencia injustificada (Actividades 43, 51, 67) a las sesiones ECTS de preparación y la no presentación del trabajo monográfico supondrá suspender la asignatura.</li> </ul>	(N.R) 10%
<i>Criterios generales de aptitud</i>		
<p>Para <b>aprobar la asignatura</b> es necesario: Aprobar el examen final, obtener la calificación mínima de Apto en la memoria de prácticas, y realizar la exposición del trabajo monográfico</p>		
<p>La <b>nota final</b>, una vez superado el punto anterior, será la obtenida:</p> <ul style="list-style-type: none"> <li>• Examen final (hasta 6.5 puntos)</li> <li>• La calificación obtenida en la parte práctica, 0,5 puntos si es Apto +, ó 1 punto si fuese Apto ++.</li> <li>• La exposición del trabajo monográfico, hasta 1 punto.</li> </ul> <p>La resolución de problemas de refuerzo, hasta 1,5 puntos, en función de la evaluación que en los controles se lleve a cabo.</p>		

## VI. Bibliografía

### *Bibliografía de apoyo seleccionada*

#### **TEORIA**

- **T.L. FLOYD , Fundamentos de Sistemas Digitales, Editorial: Prentice Hall.**
- **F. ALDANA, R. ESPARZA, P.M. MARTÍNEZ, Electrónica Industrial: técnicas digitales.** Editorial: Marcombo.
- E. MANDADO, Sistemas Electrónicos Digitales, Editorial: Marcombo.

#### **PROBLEMAS**

- R.L. TOKHEIM, Principios Digitales, Editorial: Mc.Graw – Hill.
- F. OJEDA CHERTA, Problemas de Electrónica Digital, Editorial: Paraninfo.
- PADILLA, Ejercicios de Electrónica Digital, Editorial: E.T.S.I. Madrid.

### *Bibliografía o documentación de ampliación, sitios web...\**

- ELÍAS MUÑOZ MERINO, Circuitos Electrónicos. Tomos 3 y 4 (Digitales I y II), Editorial: Dpto. de publicaciones. ETSIT (Univ. Politécnica de Madrid).
- J.M. ANGULO Electrónica Digital Moderna, Editorial: Paraninfo.
- M. N. HORENSTEIN, Circuitos y Dispositivos Microelectrónicas, Editorial: Pearson Education..
- J. P. HAYES. Diseño Lógico Digital. Addison-Wesley.
- H: TAUB – D. SCHILLING, Electrónica Digital Integrada, Editorial: Marcombo.

---

<sup>i</sup> *Tipos de actividades:* GG (Grupo Grande); S (Seminario o Laboratorio); Tut (Tutoría ECTS); No presenciales (NP); C-E, I (Coordinación o evaluación); T, II (Teórica de carácter expositivo o de aprendizaje a partir de documentos); T, III (Teórica de discusión); P, IV (Prácticas basadas en la solución de problemas); P, V (Prácticas basadas en la observación, experimentación, aplicación de destrezas, estudio de casos...); P, VI (Prácticas con proyectos o trabajos dirigidos); T-P, VII (Otras teórico-prácticas).

<sup>ii</sup> *D:* Duración en sesiones de 1 hora de trabajo presencial o no presencial (considerando en cada hora 50-55 minutos de trabajo neto y 5-10 de descanso).

<sup>iii</sup> *CC:* Criterios de Calificación (ponderación del criterio de evaluación en la calificación cuantitativa final).

<sup>v</sup> *NR:* actividad “no recuperable” o que no permite evaluación extraordinaria.

(\*) Apartados no obligatorios.