

Plan docente

Sistemas Digitales

I. Descripción y contextualización

<i>Identificación y características de la materia</i>				
<i>Denominación</i>	Sistemas Digitales			
<i>Curso y Titulación</i>	1º de Ingeniería Informática			
<i>Área</i>	Arquitectura y Tecnología de Computadores			
<i>Departamento</i>	<i>Informática</i>			
<i>Tipo y ctos. LRU</i>	Troncal (4,5T+1,5P ctos.LRU)		Introductoria (Primer curso)	
<i>Coficientes</i>	Practicidad: 3 medio		Agrupamiento: 2 (medio)	
<i>Duración ECTS (créditos)</i>	Primer Cuatrimestre		6 ECTS (150 horas)	
<i>Distribución ECTS (rangos)</i>	Grupo Grande: 30 %	Seminario-Lab.: 10%	Tutoría ECTS: 0%	No presenciales: 60%
	45 horas	15 horas	0 horas	90 horas
<i>Descriptor (según BOE)</i>	Sistemas Digitales. Electrónica			
<i>Coordinador-Profesor/es</i>	Antonio Silva Luengo, Pilar Bachiller Burgos, Pablo Bustos García de Castro			
<i>Tutorías Complementarias (1)</i>	Despacho 18	927 257431	agua@unex.es	
	Martes y miércoles de 11:00 a 14:00			
<i>Tutorías Complementarias (2)</i>	Despacho 21	927 257259	pilarb@unex.es	
	Jueves y viernes de 10:30 a 13:30			
<i>Tutorías Complementarias (3)</i>	Despacho 2	927 257259	pbustos@unex.es	
	Martes y miércoles de 11:00 a 14:00			

Contextualización profesional

Dentro de los Contenidos formativos comunes de la titulación de Ingeniería Informática se establecen con contenidos específicos del título. En estos contenidos se circunscribe la subcategoría *Ingeniería de Computadores*, en cuyo estudio se centra esta materia. En el libro blanco esta subcategoría debe tratar:

- Fundamentos
- Estructura y arquitectura de computadores
- Tecnología de computadores

Esta materia debe ser tratada independientemente del perfil profesional que pretenda alcanzarse. Al ser materia de primer curso debe considerarse la primera toma de contacto del alumno con el campo de la arquitectura de computadores, por lo que los objetivos principales son que el alumno adquiera la base de conocimiento necesaria para comprender aspectos más complejos de la ingeniería de computadores, centrándonos en los aspectos fundamentales del diseño lógico.

Contextualización curricular

Al tratarse de una asignatura de primer curso, tendrá una serie de competencias compartidas que deberá introducir y que serán desarrolladas posteriormente en otras asignaturas relacionadas con la arquitectura y tecnología de computadores.

Este carácter introductorio provoca que exista una alta interrelación con varias asignaturas de la titulación. Así, cabe destacar, en primer lugar, la fuerte interdependencia que *Sistemas digitales* mantiene con *Introducción a los computadores*. Ambas asignaturas aportan conocimientos fundamentales a la asignatura de segundo curso *Estructura de computadores* que son posteriormente ampliados en *Arquitectura e ingeniería de computadores*. Desde el punto de vista tecnológico, la asignatura de primer curso *Fundamentos físicos de la informática* aporta las bases físicas de la electrónica digital sobre la que se profundiza en *Electrónica integrada*. Cabe destacar también la relación que mantiene con las asignaturas *Álgebra* y *Cálculo* que proporcionan conceptos matemáticos claves para entender correctamente las especificaciones formales que se tratan a lo largo de la asignatura. Por último, dentro de las asignaturas de primer curso, hay que tener en cuenta la relación con la asignatura *Elementos de programación*, ya que completa la visión general que sobre la Informática se adquiere inicialmente.

II. Objetivos

<i>Relacionados con competencias académicas y disciplinares</i>		<i>Vinculación</i>
Descripción		<i>CET</i>
1.	Conocer una serie de conceptos y términos básicos relacionados con los sistemas digitales que proporcionen una visión global de los aspectos generales de este tipo de circuitos.	42
2.	Conocer los elementos básicos y las técnicas que permiten analizar y diseñar circuitos lógicos combinacionales y secuenciales y adquirir las habilidades para aplicar dichos conocimientos en la resolución de problemas en este campo.	23, 34
3.	Estudiar el funcionamiento de distintos circuitos integrados MSI y ser capaz de utilizarlos en el diseño de circuitos de mayor complejidad destinados a distintas aplicaciones.	32
4.	Adquirir la capacidad para valorar el tipo de circuito óptimo que permite resolver una aplicación.	39, 46
5.	Adquirir la capacidad para identificar y valorar problemas de diseño lógico, utilizando las herramientas y terminología adecuadas.	32
<i>Relacionados con otras competencias personales y profesionales</i>		<i>Vinculación</i>
Descripción		<i>CET</i>
6.	Adquirir autonomía para actualizar conocimientos de manera continuada	23
7.	Desarrollar la capacidad para resolver problemas de manera modular, aplicando resultados parciales en la consecución de proyectos de mayor envergadura.	32
8.	Trabajar en grupo, compartiendo recursos software y hardware	32, 34, 46

III. Contenidos

<i>Secuenciación de bloques temáticos y temas</i>	
Bloque I. LÓGICA COMBINACIONAL.	
1. Álgebra de Conmutación. Puertas Lógicas	
	<ul style="list-style-type: none"> 1.1. Postulados y Teoremas de un Álgebra de Boole. 1.2. Funciones de un Álgebra de Conmutación. 1.3. Formas Canónicas: Mintérminos y Maxtérminos. 1.4. Tablas de Verdad. Funciones Básicas. 1.5. Puertas Lógicas. Simbología de Representación. 1.6. Puertas Universales.
2. Síntesis de Funciones Lógicas	
	<ul style="list-style-type: none"> 2.1. Simplificación de Funciones Lógicas. 2.2. Método de Karnaugh. 2.3. Funciones Incompletamente Especificadas.
3. Análisis y Síntesis de Circuitos Combinacionales	
	<ul style="list-style-type: none"> 3.1. Análisis de Sistemas Lógicos. 3.2. Diseño de un Sistema Combinacional. 3.3. Implementación Multinivel.
4. Bloques Funcionales	
	<ul style="list-style-type: none"> 4.1. Multiplexación y Demultiplexación. 4.2. Codificación y Decodificación. 4.3. Comparación.
5. Circuitos Lógicos Aritméticos	
	<ul style="list-style-type: none"> 5.1. Semisumador. 5.2. Sumador Total. 5.3. Sumador Paralelo de N bits. 5.4. Sumador-Restador. 5.5. Sumador Decimal en BCD Natural. 5.6. Multiplicador. 5.7. Unidad Aritmético-Lógica (ALU).
6. Circuitos lógicos programables	
	<ul style="list-style-type: none"> 6.1. Introducción a la Lógica Programada. 6.2. Matrices Lógicas Programables. 6.3. Memorias Programables de Sólo Lectura.
Bloque II. LÓGICA SECUENCIAL.	
7. Introducción. Componentes Secuenciales Básicos	
	<ul style="list-style-type: none"> 7.1. Especificación de los Sistemas Secuenciales. 7.2. Clasificación de los Sistemas Secuenciales. 7.3. Representación de los Sistemas Secuenciales. <ul style="list-style-type: none"> 7.3.1. Diagramas de Estado. Automatas. 7.3.2. Automatas Modelo Mealy. 7.3.3. Automatas Modelo Moore. 7.4. Biestables. <ul style="list-style-type: none"> 7.4.1. Tipo RS. 7.4.2. Tipo JK. 7.4.3. Tipo T. 7.4.4. Tipo D. 7.5. Tiempos de Establecimiento, Mantenimiento y Propagación. 7.6. Flexibilidad en la Elección de un determinado Biestable.
8. Análisis y Síntesis de Circuitos Secuenciales	
	<ul style="list-style-type: none"> 8.1. Análisis de Circuitos con Biestables. 8.2. Optimización de Circuitos Secuenciales: Reducción y Codificación de Estados. 8.3. Diseño de Circuitos Secuenciales Síncronos.
9. Bloques Secuenciales: Contadores y Registros	
	<ul style="list-style-type: none"> 9.1. Contadores. <ul style="list-style-type: none"> 9.1.1. Características de los Contadores. 9.1.2. Contadores Asíncronos. <ul style="list-style-type: none"> 9.1.2.1. Contador Asíncrono Módulo $M = 2N$. 9.1.2.2. Contador Asíncrono Módulo $M <> 2N$. 9.1.3. Contadores Síncronos. <ul style="list-style-type: none"> 9.1.3.1. Contador Síncrono Módulo $M = 2N$ 9.1.3.2. Contador Síncrono Módulo $M <> 2N$. 9.1.4. Contadores Ascendente-Descendentes. 9.1.5. Combinaciones de Contadores de cualquier Módulo.

- 9.1.6. Contadores Programables.
- 9.1.7. Aplicaciones de los Contadores.
- 9.2. Registros.
 - 9.2.1. Concepto de Registro.
 - 9.2.2. Registro con Carga en Paralelo.
 - 9.2.3. Registros de Desplazamiento.
 - 9.2.4. Registros Controlados por Múltiples Órdenes.
 - 9.2.5. Aplicaciones de los Registros.

Interrelación

Requisitos (Rq) y redundancias (Rd)	Tema	<i>Procedencia</i>
No existen requisitos al ser la primera asignatura de programación de primer curso de la titulación		
Álgebra de Boole	Rd 1	Álgebra
Puertas lógicas, biestables	Rd 1, 7	Electrónica integrada
Bloques combinacionales MSI	Rd 4, 5, 6	Introducción a los computadores
Bloques secuenciales MSI	Rd 9	Introducción a los computadores
Fundamentos del diseño lógico	Rd Todos	Estructura de computadores

IV. Metodología docente y plan de trabajo del estudiante

Actividades de enseñanza-aprendizaje					
<i>Descripción y secuenciación de actividades</i>	<i>Tipoⁱⁱ</i>		<i>Dⁱⁱⁱ</i>	<i>Tema</i>	<i>Objetivos</i>
1. Presentación del Plan docente de la asignatura	GG	C-E, I	0,6	1-9	
2. Encuesta sobre la procedencia de los alumnos y sus intereses	GG	C-E, I	0,4	1-9	
Bloque I. Lógica combinacional					
Tema 1. Álgebra de conmutación. Puertas lógicas					
3. Lectura previa del tema	NP	T, II	1	1	1, 2, 6
4. Desarrollo y exposición del tema	GG	T, II	3	1	1, 2
5. Asimilación de conceptos	NP	T, II	1	1	1, 2, 6
6. Resolución autónoma de ejercicios propuestos	NP	P, IV	1	1	1, 2, 7
Tema 2. Síntesis de funciones lógicas					
7. Lectura previa del tema	NP	T, II	1	2	1, 2, 6
8. Desarrollo y exposición del tema	GG	T, II	2	2	1, 2
9. Asimilación de conceptos	NP	T, II	2	2	1, 2, 6
10. Resolución de problemas en clase	GG	P, IV	2	2.2 – 2.3	1, 2, 7
11. Resolución autónoma de ejercicios propuestos	NP	P, IV	2	2.2 – 2.3	1, 2, 7
12. Iniciación a la herramienta de simulación de circuitos	S	P, IV	1	1-2	1, 2, 5, 8
Tema 3. Análisis y síntesis de circuitos combinacionales					
13. Lectura previa del tema	NP	T, II	1,5	3	2, 6
14. Desarrollo y exposición del tema	GG	T, II	2	3	2
15. Asimilación de conceptos	NP	T, II	2,5	3	2, 6
16. Resolución de problemas en clase	GG	P, IV	2	3	2, 4, 5, 7
17. Resolución autónoma de ejercicios propuestos	NP	P, IV	3	3	2, 4, 5, 7
18. Asistencia a tutorías complementarias	NP	T-P, VII	1	1-3	1, 2, 6
19. Preparación de prácticas (práctica 1)	NP	P, IV	2	3	2, 4, 5, 7
20. Realización de problemas de diseño lógico mediante la herramienta de simulación de circuitos (práctica 1)	S	P, IV	2	1-3	2, 4, 5, 7, 8
21. Evaluación de prácticas	S	C-E, I	1	1-3	2, 4, 5, 7
Tema 4. Bloques funcionales					
22. Lectura previa del tema	NP	T, II	1	4	2, 3, 6
23. Desarrollo y exposición del tema	GG	T, II	2	4	2, 3
24. Asimilación de conceptos	NP	T, II	2	4	2, 3, 6
25. Resolución de problemas en clase	GG	P, IV	2	4	2, 3, 4, 5, 7
26. Resolución autónoma de ejercicios propuestos	NP	P, IV	2	4	2, 3, 4, 5, 7
27. Asistencia a tutorías complementarias	NP	T-P, VII	1	4	2, 3, 6
28. Preparación de prácticas (práctica 2)	NP	P, IV	2	4	2, 3, 4, 5, 7
29. Realización de problemas de diseño lógico mediante la herramienta de simulación de circuitos (práctica 2)	S	P, IV	1	4	2, 3, 4, 5, 7, 8
30. Evaluación de prácticas	S	C-E, I	1	4	2, 3, 4, 5, 7
Tema 5. Circuitos lógicos aritméticos					
31. Lectura previa del tema	NP	T, II	1,5	5	2, 3, 6
32. Desarrollo y exposición del tema	GG	T, II	2	5	2, 3
33. Asimilación de conceptos	NP	T, II	2	5	2, 3, 6
34. Resolución de problemas en clase	GG	P, IV	2	4-5	2, 3, 4, 5, 7
35. Resolución autónoma de ejercicios propuestos	NP	P, IV	3	4-5	2, 3, 4, 5, 7
36. Asistencia a tutorías complementarias	NP	T-P, VII	1	4-5	2, 3, 6
37. Preparación de prácticas (práctica 3)	NP	P, IV	2	4-5	2, 3, 4, 5, 7
38. Realización de problemas de diseño lógico mediante la herramienta de simulación de circuitos (práctica 3)	S	P, IV	2	4-5	2, 3, 4, 5, 7, 8
39. Evaluación de prácticas	S	C-E, I	1	4-5	2, 3, 4, 5, 7

Actividades de enseñanza-aprendizaje					
<i>Descripción y secuenciación de actividades</i>	<i>Tipoⁱⁱ</i>	<i>Dⁱⁱⁱ</i>	<i>Tema</i>	<i>Objetivos</i>	
Tema 6. Circuitos lógicos programables					
40. Lectura previa del tema	NP	T, II	1	6	2, 3, 6
41. Desarrollo y exposición del tema	GG	T, II	2	6	2, 3
42. Asimilación de conceptos	NP	T, II	1	6	2, 3, 6
43. Resolución autónoma de ejercicios propuestos	GG	P, IV	1	6.2, 6.3	2, 3, 4, 5, 7
Bloque II. Lógica secuencial					
Tema 7. Introducción. Componentes secuenciales básicos					
44. Lectura previa del tema	NP	T, II	1,5	7	1, 2, 6
45. Desarrollo y exposición del tema	GG	T, II	3	7	1, 2
46. Asimilación de conceptos	NP	T, II	2,5	7	1, 2, 6
47. Resolución de problemas en clase	GG	P, IV	2	7.3-7.6	1, 2, 7
48. Resolución autónoma de ejercicios propuestos	NP	P, IV	3	7.3-7.6	1, 2, 7
49. Iniciación a la herramienta de simulación de circuitos secuenciales	S	P, IV	1	7.4-7.6	1, 2, 5, 8
Tema 8. Análisis y síntesis de circuitos secuenciales					
50. Lectura previa del tema	NP	T, II	2	8	2, 6
51. Desarrollo y exposición del tema	GG	T, II	4	8	2
52. Asimilación de conceptos	NP	T, II	3	8	2, 6
53. Resolución de problemas en clase	GG	P, IV	3	8	2, 4, 5, 7
54. Resolución autónoma de ejercicios propuestos	NP	P, IV	3	8	2, 4, 5, 7
55. Asistencia a tutorías complementarias	NP	T-P, VII	1	7-8	1, 2, 6
56. Preparación de prácticas (práctica 4)	NP	P, IV	2	8	2, 4, 5, 7
57. Realización de problemas de diseño lógico mediante la herramienta de simulación de circuitos (práctica 4)	S	P, IV	2	8	2, 4, 5, 7, 8
58. Evaluación de prácticas	S	C-E, I	1	8	2, 4, 5, 7
Tema 9. Bloques secuenciales: contadores y registros					
59. Lectura previa del tema	NP	T, II	1,5	9	2, 3, 6
60. Desarrollo y exposición del tema	GG	T, II	4	9	2, 3
61. Asimilación de conceptos	NP	T, II	2	9	2, 3, 6
62. Resolución de problemas en clase	GG	P, IV	2	9	2, 3, 4, 5, 7
63. Resolución autónoma de ejercicios propuestos	NP	P, IV	2	9	2, 3, 4, 5, 7
64. Asistencia a tutorías complementarias	NP	T-P, VII	1	9	2, 3, 6
65. Preparación de prácticas (práctica 5)	NP	P, IV	2	9	2, 3, 4, 5, 7
66. Realización de problemas de diseño lógico mediante la herramienta de simulación de circuitos (práctica 5)	S	P, IV	1	9	2, 3, 4, 5, 7, 8
67. Evaluación de prácticas	S	C-E, I	1	9	2, 3, 4, 5, 7
Examen final					
68. Estudio y preparación del examen final	NP	T-P, VII	25	1-9	Todos
69. Examen final	GG	C-E, I	4	1-9	Todos
			150		

<i>Distribución del tiempo (ECTS)</i>		<i>Dedicación del alumno</i>		<i>Dedicación del profesor</i>		
<i>Distribución de actividades</i>		<i>Nº alumnos</i>	<i>H. presenciales</i>	<i>H. no presenc.</i>	<i>H. presenciales</i>	<i>H. no presenc.</i>
Grupo grande	Coordinac./evaluac.	60	5		5	27
	Teóricas	60	20	30	20	20
	Prácticas	60	20	20	20	20
	Subtotal	60	45	50	45	67
Seminario-Laboratorio	Coordinac./evaluac.	20	5		7,5	20
	Teóricas	20				
	Prácticas	20	10	10	28,5	15
	Subtotal	20	15	10	36	35
Tutoría ECTS	Coordinac./evaluac.	5				
	Teóricas	5				
	Prácticas	5				
	Subtotal	5				
Tutoría comp. y preparación de ex.		1		30	30	
Totales			60	90	111	102

V. Evaluación

<i>Criterios de evaluación</i>	<i>Vinculación*</i>	
	<i>Objetivo</i>	<i>CC</i>
Capacidad de escribir ordenada y claramente sus ideas	5, 6	5%
Conocimiento y comprensión de los principales conceptos básicos sobre diseño lógico	1, 2, 3	10%
Capacidad para aplicar las técnicas estudiadas en análisis y diseño de circuitos	1, 2, 3, 4, 5, 7	40%
Capacidad para evaluar y justificar las soluciones propuestas a problemas de la materia	1, 2, 3, 4, 5, 6, 7	20%
Manejo del software de simulación de circuitos y capacidad de trabajo en equipo	5, 8	25%
		100%

<i>Actividades e instrumentos de evaluación</i>		
Evaluación de la parte práctica	A lo largo del cuatrimestre se realizarán varias sesiones de prácticas en las que se desarrollarán problemas de la asignatura utilizando una herramienta de diseño y simulación de circuitos lógicos. Algunas de estas sesiones estarán dirigidas a resolver ejercicios propuestos con antelación y las restantes serán sesiones de evaluación en las que los alumnos deberán resolver y entregar un ejercicio propuesto en la propia sesión. La evaluación se llevará a cabo a través de estas entregas y por el seguimientos individual realizado durante todo el curso.	25%
Evaluación de la parte teórica (Examen final)	Para evaluar el aprendizaje de los contenidos teóricos de la asignatura se realiza un examen escrito, dividido en dos partes distintas. La primera de ellas consiste en una prueba tipo test, eliminatoria, en la que se da un repaso a los conceptos fundamentales de la asignatura. En la otra parte del examen se proponen varios problemas que los alumnos deben resolver de la forma más eficiente, en los que se pone a prueba su capacidad de resolución de problemas y su habilidad para aplicar las técnicas de análisis y diseño de circuitos estudiadas.	75%
Criterios generales de aptitud	<ul style="list-style-type: none"> • Para aprobar la asignatura será necesario aprobar las partes teórica y práctica por separado. • La nota final se obtendrá de realizar una media ponderada entre las dos partes que componen la asignatura. • Los alumnos que no superen las prácticas por curso podrán realizar un examen final de prácticas que tendrá lugar previo al examen de teoría en cada convocatoria. 	

VI. Bibliografía

Bibliografía de apoyo seleccionada

- Fundamentos de Sistemas Digitales. T.L. Floyd. Prentice Hall, 2000.
- Principios de Diseño Digital. D. Gajski. Prentice Hall, 1997.
- Lógica digital y microprogramable. F. Remiro Domínguez. Mc Graw-Hill, 1999
- Diseño Lógico. A. Lloris y A. Prieto. McGraw-Hill, 1996
- Practical Digital Logic Design and Testing. P.K. Lala. Prentice Hall, 1996.
- Problemas de Circuitos y Sistemas Digitales. C. Baena y otros. McGraw-Hill, 1997.
- Principios Digitales. R.L. Tokheim. McGraw-Hill, 2000.

Bibliografía o documentación de lectura obligatoria

- Temas elaborados por los profesores y publicados en la página web de la asignatura.
- Listado de problemas propuestos de cada tema.